

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ПРИКАРПАТСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
ІМЕНІ ВАСИЛЯ СТЕФАНИКА

Б. С. НЕЗАМАЙ, І. М. ЛАЗАРОВИЧ, Р. О. ТИЧКОВСЬКИЙ

ОСНОВИ ЕЛЕКТРОНІКИ ТА КОМП'ЮТЕРНОЇ СХЕМОТЕХНІКИ

ЛАБОРАТОРНИЙ ПРАКТИКУМ

Івано-Франківськ
Прикарпатський національний університет імені Василя Стефаника
2025

УДК 004.3

Рекомендовано до друку вченою радою факультету математики та інформатики Прикарпатського національного університету імені Василя Стефаника,

(протокол № 3 від 27 березня 2025 р.)

Рецензенти:

Кузь М. В. – доктор технічних наук, професор кафедри інформаційних технологій факультету математики та інформатики Прикарпатського національного університету імені Василя Стефаника;

Пікуляк М. В. – кандидат технічних наук, доцент кафедри інформаційних технологій факультету математики та інформатики Прикарпатського національного університету імені Василя Стефаника;

Незамай Б. С., Лазарович І. М., Тичковський Р. О.

Н 44 Основи електроніки та комп'ютерної схемотехніки: лабораторний практикум. Івано-Франківськ: видавництво Прикарпатського національного університету імені Василя Стефаника, 2025. – 49 с.

Лабораторний практикум містить теоретичний матеріал та завдання для вивчення курсу Основи електроніки та комп'ютерної схемотехніки. Тематика робіт відповідає робочій програмі базового курсу для студентів 1-го курсу спеціальності Інженерія програмного забезпечення.

УДК 004.3

© Незамай Б. С., Лазарович І. М.,
Тичковський Р. О.

© Видавництво Прикарпатського
національного університету імені
Василя Стефаника, 2025

ЗМІСТ

	ст.
Вступ	4
Лабораторна робота 1 Системи числення. Операції в двійковій системі числення.	5
Лабораторна робота 2 Ознайомлення з середовищем моделювання	11
Лабораторна робота 3 Дослідження властивостей р-п переходу	14
Лабораторна робота 4 Операційний підсилювач та схеми на операційному підсилювачі	18
Лабораторна робота 5 Схеми інтегрування та диференціювання на операційному підсилювачі	23
Лабораторна робота 6 Цифро-аналогові перетворювачі	25
Лабораторна робота 7 Аналогово-цифрові перетворювачі	29
Лабораторна робота 8 Комбінаційні логічні схеми. Карти Карно	34
Лабораторна робота 9 Цифрові мікроелектронні пристрої. Шифратори/дешифратори	39
Лабораторна робота 10 Найпростіші запам'ятовуючі пристрої	43
ПЕРЕЛІК РЕКОМЕНДОВАНИХ ДЖЕРЕЛ	49

ВСТУП

Цей лабораторний практикум є частиною курсу "Основи електроніки та комп'ютерної схемотехніки", розробленого спеціально для студентів спеціальності "Інженерія програмного забезпечення". У сучасному світі, де програмне забезпечення та апаратне забезпечення тісно взаємопов'язані, розуміння основ електроніки та комп'ютерної схемотехніки є важливим для успішної кар'єри програміста.

Метою цього курсу є надання студентам фундаментальних знань про принципи роботи електронних компонентів, логічних схем та мікроконтролерів. Ці знання допоможуть їм краще розуміти, як працює апаратне забезпечення, на якому запускається їхнє програмне забезпечення.

У цьому практикумі студенти будуть використовувати середовища моделювання для створення та аналізу електронних схем. Це дозволить їм експериментувати з різними компонентами та схемами без ризику пошкодження обладнання.

Виконання лабораторних робіт у середовищі моделювання допоможе студентам:

- отримати практичні навички роботи з електронними схемами,
- зрозуміти принципи роботи різних електронних компонентів,
- навчитися аналізувати та налагоджувати електронні схеми,
- розвинути навички вирішення проблем та критичне мислення.

Цей практикум є важливим кроком у підготовці студентів до роботи в галузі програмної інженерії, де вони будуть стикатися з різноманітними завданнями, що вимагають розуміння як програмного, так і апаратного забезпечення.

Лабораторна робота 1

Тема роботи: Системи числення. Операції в двійковій системі числення.

Мета роботи: ознайомитись з системами числення, навчитись переводити з однієї системи числення в іншу.

Теоретичні відомості

Під **системою числення** розуміється спосіб представлення любого числа за допомогою деякого алфавіту символів, що називаються цифрами.

Всі системи числення діляться на **позиційні** і **непозиційні**.

Непозиційними системами є такі системи числення, в яких кожний символ зберігає своє значення незалежно від місця його положення в числі.

Прикладом непозиційної системи числення являється римська система. До недоліків таких систем відносяться наявність великої кількості знаків та складність виконання арифметичних операцій.

Система числення називається позиційною, якщо одна і та ж сама цифра має різне значення, що визначається позицією цифри в послідовності цифр, що зображає число. Це значення змінюється в однозначній залежності від позиції, яку займає цифра, по деякому закону.

Прикладом позиційної системи числення являється десятикова система, що використовується у повсякденному житті.

Кількість p різних цифр, що використовуються в позиційній системі визначає назву системи числення і називається основою системи числення – “ p ”.

В десятковій системі використовуються десять цифр: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9; ця система має основу число десять.

Будь-яке число N в позиційній системі числення с основою p може бути представлено в вигляді полінома від основи p :

$$N = a_n p^n + a_{n-1} p^{n-1} + \dots + a_1 p + a_0 + a_{-1} p^{-1} + a_{-2} p^{-2} + \dots$$

тут N – число, a_j – коефіцієнти (цифри числа), p – основа системи числення ($p > 1$).

Прийнято представляти числа у вигляді послідовності цифр:

$$N = a_n a_{n-1} \dots a_1 a_0 . a_{-1} a_{-2} \dots$$

У цій послідовності точка відділяє цілу частину числа від дробової (коефіцієнти при позитивних ступенях, включаючи нуль, від коефіцієнтів при негативних ступенях). Точка опускається, якщо немає негативних ступенів (число ціле).

У ЕОМ застосовують позиційні системи числення з недесятьовою основою: двійкову, вісімкову, шістнадцяткову. (? тут про двійково-десятьовий код)

В апаратній основі ЕОМ лежать двопозиційні елементи, які можуть перебувати лише в двох станах, один з них позначається 0, а інший – 1. Тому основною системою, що використовується в ЕОМ є двійкова система.

Двійкова система числення. Використовується дві цифри: 0 і 1. В двійковій системі будь-яке число може бути представлено у вигляді:

$$N = b_n b_{n-1} \dots b_1 b_0 . b_{-1} b_{-2} \dots \text{де } b_j \text{ або } 0, \text{ або } 1.$$

Вісімкова система числення. Використовується вісім цифр: 0, 1, 2, 3, 4, 5, 6, 7. Вживається в ЕОМ як допоміжна для запису інформації в скороченому вигляді. Для подання однієї цифри у вісімковій системі використовується три двійкових розряди (тріада) (Таблиця 1).

Шістнадцяткова система числення. Для зображення чисел вживаються 16 цифр. Перші десять цифр цієї системи позначаються цифрами від 0 до 9, а старші шість цифр – латинськими літерами: 10-A, 11-B, 12-C, 13-D, 14-E, 15-F. Шістнадцяткова система використовується для запису інформації в скороченому вигляді. Для подання однієї цифри у шістнадцятковій системі чисельно використовується чотири двійкових розряди (тетрада) (Таблиця 1).

Таблиця 1- Позиційні системи числення

Двійкова (основа 2)	Вісімкова (основа 8)		Десяткова (основа 10)	Шістнадцяткова (основа 16)	
		тріади			тетради
0	0	000	0	0	0000
1	1	001	1	1	0001
	2	010	2	2	0010
	3	011	3	3	0011
	4	100	4	4	0100
	5	101	5	5	0101
	6	110	6	6	0110
	7	111	7	7	0111
			8	8	1000
			9	9	1001
				A	1010
				B	1011
				C	1100
				D	1101
				F	1111

Найбільше поширення в обчислювальній техніці (ОТ) має двійкова однорідна позиційна система числення з цифрами {0, 1} та природним порядком ваг розрядів. Для подання чисел та виконання операцій з числами, що мають знаки, використовують спеціальні машинні коди:

- прямий код (ПК),
- обернений код (ОК),
- доповняльний (додатковий) код (ДК).

Під час утворення прямого коду знаковий розряд (виділяється крайній лівий розряд) дорівнює 0, якщо число додатне і 1, якщо число від'ємне. Під час запису числа знаковий розряд відокремлюється від основних розрядів крапкою, а ціла частина числа від дробової – комою. У випадку, коли числа не мають цілої частини, то знаковий розряд відокремлюється від основних розрядів комою.

Під час перетворення від'ємного числа в обернений код, у знаковий розряд записується 1, а значення основних розрядів інвертуються, тобто, у кожному розряді 0 замінюється на 1, а 1 замінюється на 0. Додатне число у ОК збігається із числом у ПК.

Під час перетворення від'ємного числа в доповняльний (додатковий) код, у знаковий розряд записується 1, а значення основних розрядів інвертуються, після чого до молодшого розряду додається 1 (з поширенням переносів між розрядами). Додатне число в ДК збігається з числами у ПК і ЗК, тобто в знаковий розряд записується 0, а основні розряди не змінюються.

Операції алгебраїчного підсумовування і віднімання неможливо виконувати в прямому коді із використанням звичайного суматора, оскільки знакові розряди і основні розряди повинні оброблятися по-різному. З використанням ОК та ДК операції додавання і віднімання можна виконувати за допомогою звичайних багаторозрядних суматорів, на яких оброблюються як основні, так і знакові розряди. Операція віднімання замінюється операцією додавання з числом, що має протилежний знак. Наприклад, операція $S = A - B$ виконується як $S = A + (-B)$ (для представлення від'ємного числа використовується його доповняльний код). Під час додавання чисел із однаковими знаками може виникнути переповнення розрядної сітки, що приводить до втрати знака числа. Для виявлення переповнення використовують модифіковані машинні коди, в яких вводиться додатковий (другий) знаковий розряд ЗР2 ліворуч основного (першого) розряда ЗР1. У разі переповнення сітки старший знаковий розряд завжди зберігає знак результату. Ознака переповнення визначається функцією $OVR = ЗР2 \oplus ЗР1$.

Найпростішими операціями в двійковій системі числення є операції множення і ділення на 2, які відповідають зсуву, відповідно, вліво та вправо. Дана операція може бути логічною та арифметичною. Слід розуміти, що в другому випадку треба зберегти знак числа.

Завдання до виконання

1.1 Перевести два значення з двійкової системи в десяткову, вісімкову та шіснадцяткову систему числення. Зсунути менше число в ліво на один розряд; перевести десяткову систему. Зсунути більше число в право на один розряд; перевести в десяткову систему. Пояснити результати.

Таблиця 2 – Завдання 1 лабораторної роботи 1

Варіант (порядковий номер в журналі)	Завдання (числа які потрібно перевести)
1	01101101 00101010
2	00010101 01110100
3	01111001 01100011
4	01010001 01001100
5	01010111 01001101
6	00101000 01011111
7	00001000 00010101
8	00101110 00001101
9	01000111 10111101
10	11110010 01000110
11	00001001 11010100
12	10101000 01110010
13	10110111 01111010
14	10110101 01010111
15	11101101 00101110

1.2 Перевести два значення з десяткової системи в двійкову. В двійковій системі числення числа додати, від більшого відняти менше та від меншого відняти більше. Перевірити в десятковій системі числення.

Таблиця 3 – Завдання 1 лабораторної роботи 2

Варіант (порядковий номер в журналі)	Завдання (числа які потрібно перевести)
1	48 253
2	186 63
3	201 51
4	98 175
5	37 167
6	239 112
7	111 203
8	251 67
9	204 31
10	69 183
11	35 173
12	53 173
13	33 211
14	235 51
15	212 43

Звіт повинен містити: Завдання згідно варіанту, вирішення задач із всіма необхідними поясненнями, висновки (формально) .

Контрольні запитання

1. Що таке система числення, позиційна та непозиційна система числення?
2. Як найпростіше перевести число з десятикової системи у вісімкову та шіснадцяткову систему числення?
3. Що розуміють під термінами байт, слово, кілобайт, мегабайт?
4. Які цифри використовуватимуться в трійковій, четвірковій, сімковій ситемі числення?
5. Яким чином в двійковій системі числення реалізують знак числа?
6. Яким чином в двійковій системі числення реалізують операції множення і ділення на числа кратні 2?
7. Що ми можемо втратити при операціях зсуву в двійковій системі числення?
8. Які особливості виконання операцій зсуву при роботі з знаковими двійковими числами?
9. Що таке термометричний код?
10. Що таке код біжучого нуля та біжучої одиниці?
11. Що таке двійково-десятковий код?
12. Що таке експотенційний (або нормалізований науковий) спосіб запису числа?

Лабораторна робота 2

Тема роботи: ознайомлення з середовищем моделювання.

Мета роботи: навчитись працювати з середовищем моделювання.

Теоретичні відомості

1. Моделювання електричних схем – це потужний інструмент, який дозволяє глибоко зрозуміти принципи роботи електронних пристроїв. Моделювання електричних схем – це процес створення цифрових моделей реальних електричних кіл, який дозволяє аналізувати їх роботу без необхідності будувати фізичні прототипи. Навички, отримані в процесі моделювання, будуть корисними для будь-якого сучасного інженера, незалежно від напрямку його діяльності.

Сучасні програмісти все частіше стикаються з розробкою програмного забезпечення для вбудованих систем, які тісно пов'язані з електронікою. Навички моделювання електричних схем стануть у пригоді при розробці драйверів пристроїв, розробці *firmware* та оптимізації програмного забезпечення. Моделювання допомагає візуалізувати, як працюють електронні компоненти та як вони взаємодіють між собою. Це знання необхідне для розробки ефективного програмного забезпечення для керування електронними пристроями.

Існує безліч програмних інструментів для моделювання електричних схем, як комерційних, так і з відкритим кодом. Одним з популярних інструментів є Falstad Circuit Simulator. Він має простий інтерфейс, що дозволяє швидко створювати схеми та аналізувати їх роботу.

Що можна моделювати?

- Прості резистивні схеми: розрахунок струмів і напруг.
- RC, RL, RLC кола: аналіз перехідних процесів.
- Логічні схеми: моделювання роботи цифрових схем.
- Аналогові фільтри: проектування та аналіз фільтрів різного типу.
- Підсилювачі: дослідження роботи операційних підсилювачів.

Як почати?

- ознайомлення з основами електротехніки: закон Ома, закони Кірхгофа, поняття опору, ємності, індуктивності;
- вибір інструменту: вивчення інтерфейсу обраного симулятора;
- створення простих схем: початок з найпростіших схем і поступове ускладнення;
- експерименти: зміна параметрів схеми та спостереження за зміною її поведінки;
- аналіз результатів: порівняння результатів моделювання з теоретичними розрахунками.

2. Найпростіший дільник напруги складається з двох резисторів (рисунок 1). Напруга на виході є частиною вхідної напруги і визначається згідно закону Ома, як наведено у формулі (1).

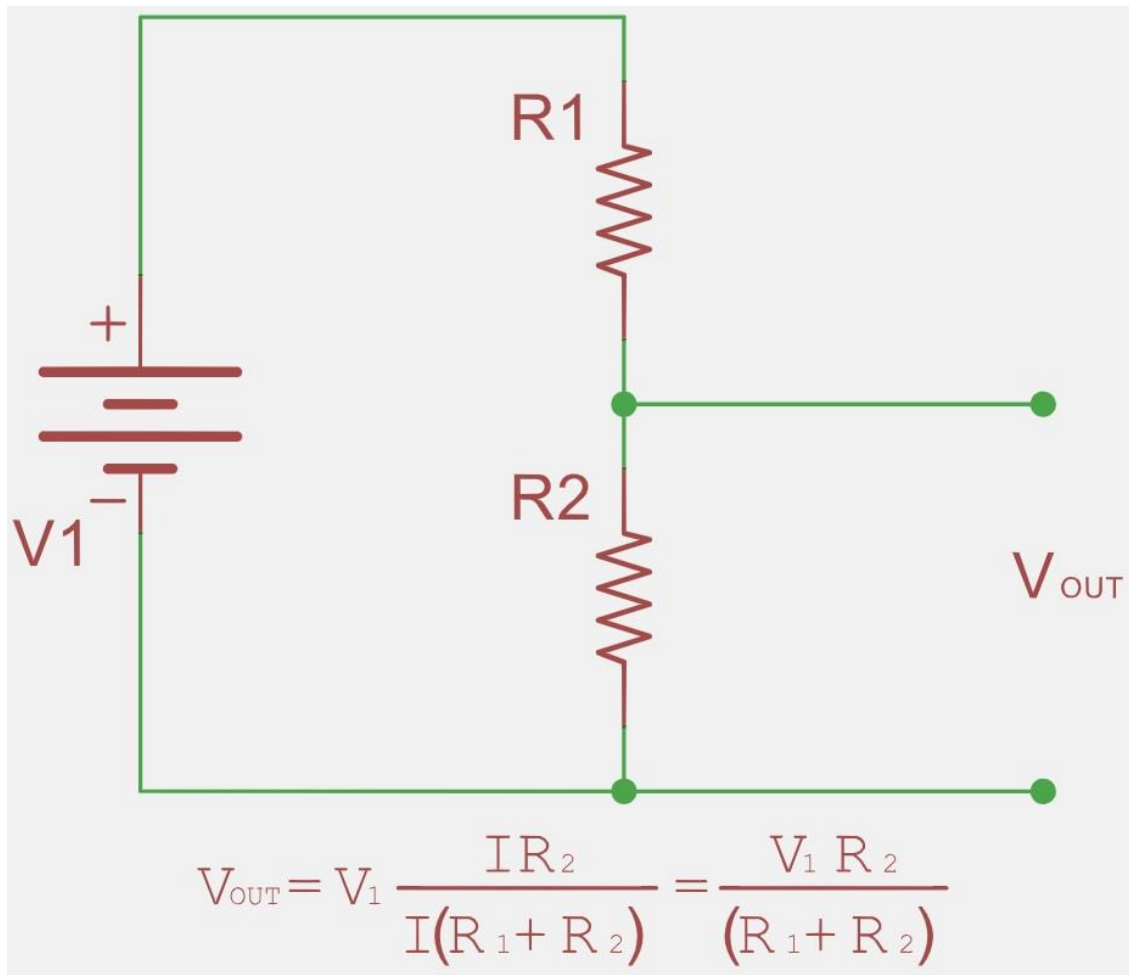


Рисунок 1 – Найпростіший дільник напруги

Дільник напруги використовується для регулювання рівня сигналу, для формування зміщення активним пристроям, та інше.

Завдання до виконання

Для виконання лабораторних робіт пропонується використовувати онлайн середовище <https://www.falstad.com/>.

1. Зайти і ознайомитись з пропонованим середовищем виконання робіт. Рекомендується запустити і ознайомитись з роботою базових вбудованих моделей, котрі можна знайти, як показано на рисунку 2.

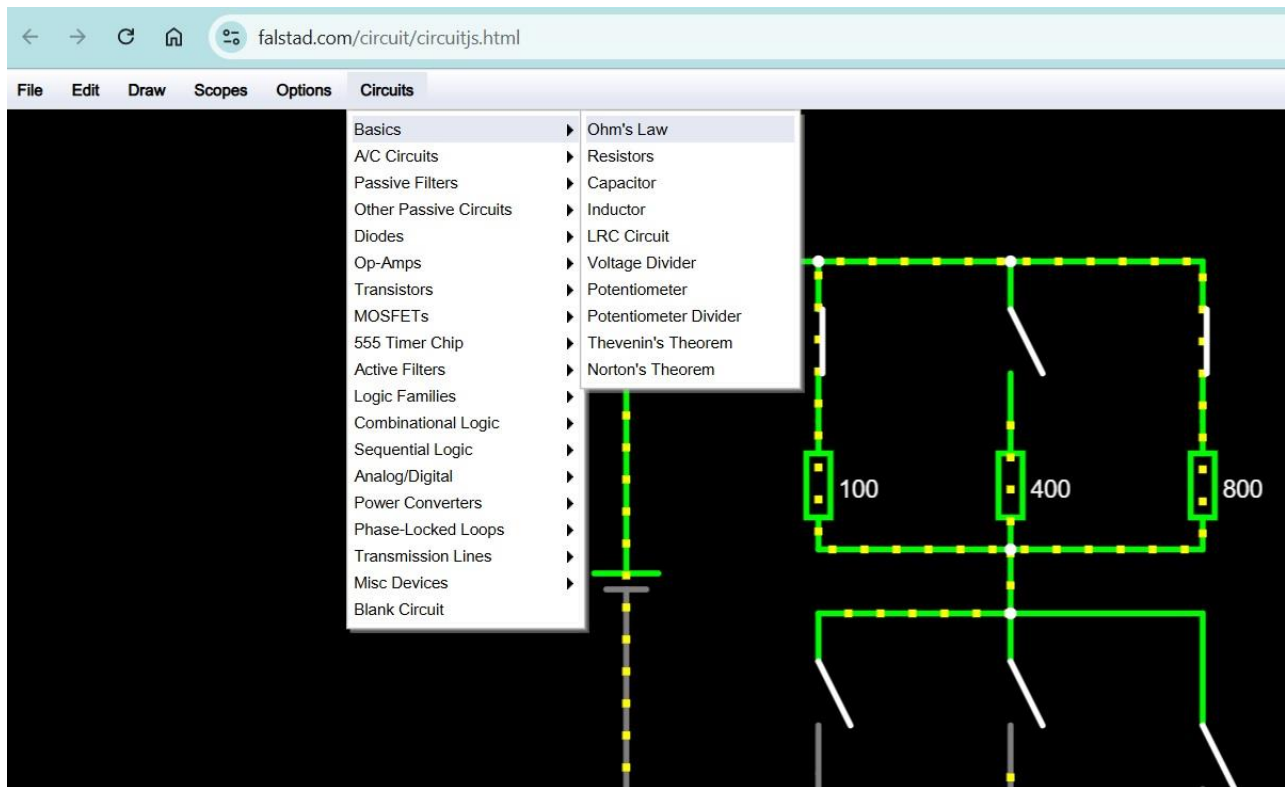


Рисунок 2 – Інтерфейс та моделі, рекомендовані для ознайомлення.

2. Скласти в середовищі моделювання, змодельовати та навести відповідні розрахунки дільника напруги на $(2+0,1*n)$, де n – номер варіанту. Напруга живлення 10 В.

Звіт має містити зображення екрану в режимі моделювання та роздруківку збереженого circuitjs файлу.

Контрольні запитання

1. Поняття струм, напруга, опір.
2. Закон Ома
3. Правила Кірхгофа
4. Опір конденсатора та котушки
5. Паралельне та послідовне з'єднання опорів
6. Дільник напруги

Лабораторна робота 3

Тема роботи: Дослідження властивостей р-п переходу

Мета роботи: зрозуміти принцип роботи р-п переходу

Теоретичні відомості

Будь-який діод це напівпровідниковий прилад, що містить один рп перехід. Відповідно, його властивості визначаються властивостями р-п переходу.

Принци роботи р-п переходу показано на рисунку 3.1. В місці контакту напівпровідника з провідністю р типу та напівпровідника з провідністю n типу дифузійний струм призводить до рекомбінації дірок та електронів, що, в свою чергу, призводить до утворення зони об'ємного заряду, з якої рухомі носії електричного заряду виштовхуються. Робота будь-якого напівпровідникового приладу зводиться до управління шириною цієї зони

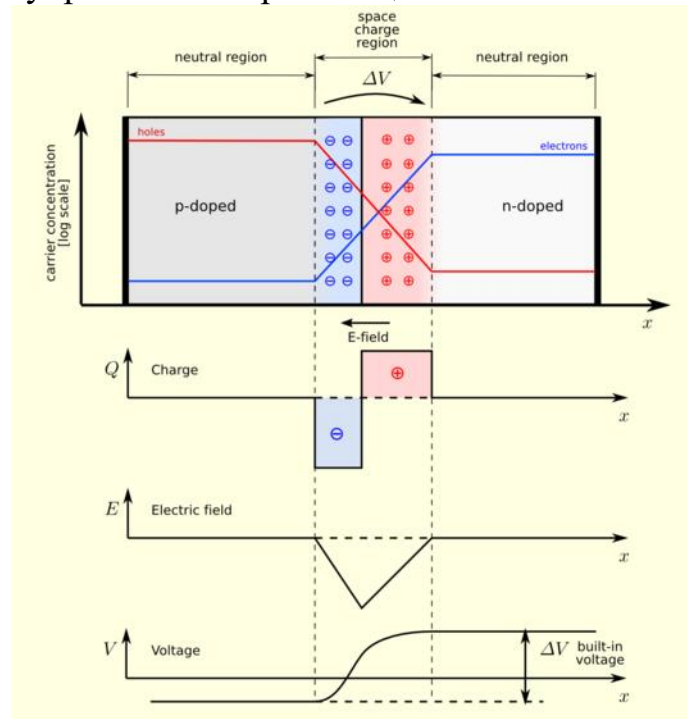


Рисунок 3.1 – Принцип роботи р-п переходу

Якщо полярність включення зовнішнього джерела напруги співпадає з внутрішньою “запираючою” напругою, струм не проходить. Не проходить до певного значення, при якому відбувається електростатичний пробій – носії електричного заряду мають достатню енергії щоб “прошити” зону рп переходу, в якій відсутні рухомі носії електричного заряду. Наступними після електростатичного є так звані лавинний пробій та тепловий пробій. Електростатичний та лавинний пробій є штатними режимами роботи окремих напівпровідникових приладів через те що на цій ділянці вольт-амперної характеристики рп переходу має місце зміна струму в широкому діапазоні при

незмінній напрузі. Тепловий пробій є незворотнім, це руйнування приладу. При прикладанні напруги таким чином, щоб вона “віднімалась” від внутрішньої різниці потенціалів при досягненні деякого значення (0,7 В для більшості типів приладів) струм через прилад зростає – це визначає вентильні властивості переходу (рисунок 3.2)

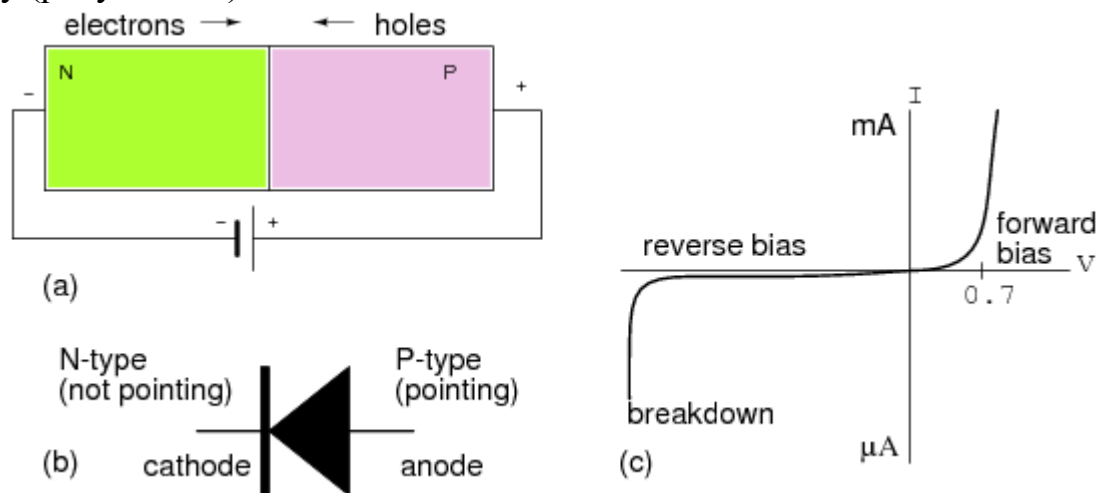


Рисунок 3.2 – Принцип роботи р-п переходу

Основною властивістю діода є його здатність проводити струм в одному напрямку і не проводити його в іншому. В першому випадку говорять – що діод відкритий, в другому – закритий. Початковим матеріалом для виготовлення діодів служать Ge, або Si або Se. Відмінність в матеріалі діода визначає його початкову напругу відкриття (для кремнієвих діодів 0.6В, для германієвих 0,7-0,8 В)

Завдання до виконання

Для виконання лабораторних робіт пропонується використовувати онлайн середовище <https://www.falstad.com/>. Середовище містить можливості для моделювання роботи електричних схем з різними вхідними сигналами (рисунок 3.3), рекомендується ознайомитись з ними.

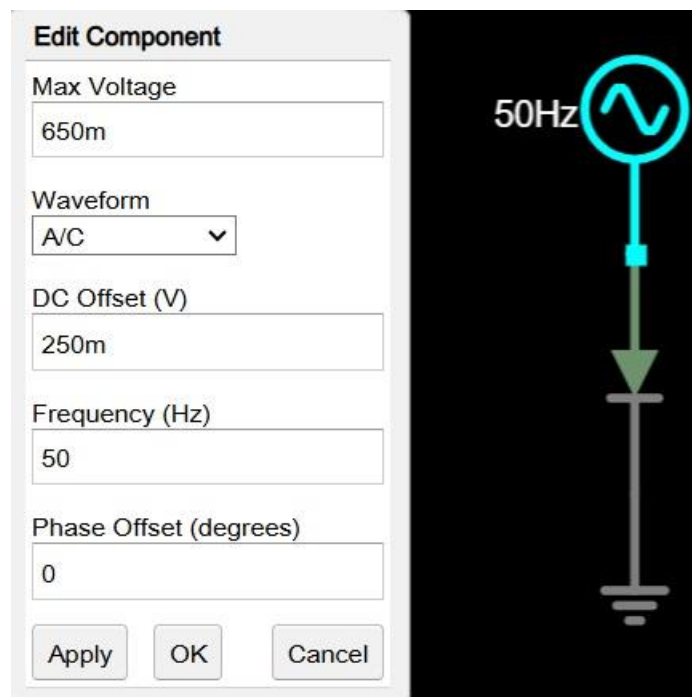


Рисунок 3.3 – Схема дослідження р-п переходу

1. Дослідити роботу рп переходу (діод в системі обрати за замовчуванням). Подати синусоїдний сигнал відповідно до варіанту в таблиці 3.1.

Таблиця 3.1 – Варіанти завдань роботи

Варіант	Амплітуда мВ	Частота Гц
1	450	50
2	475	60
3	500	50
4	525	60
5	550	50
6	575	60
7	600	50
8	625	60
9	650	50
10	675	60
11	700	50
12	710	60
13	720	50
14	730	60
15	740	50

В звіті навести відповідні статичні та динамічні характеристики. Приклад такого моделювання наведено на рисунку 3.4 (часові характеристики) та 3.5 (вольт-амперна характеристика)

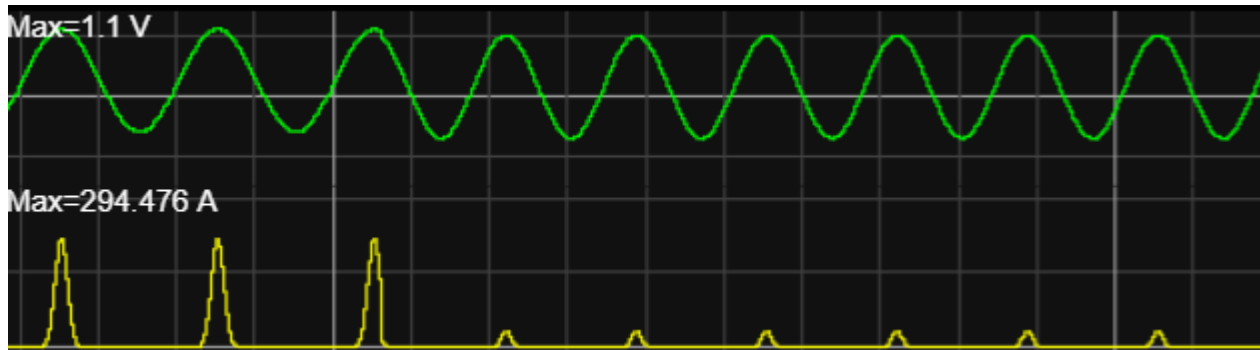


Рисунок 3.4 – Приклад динамічної харектеристики

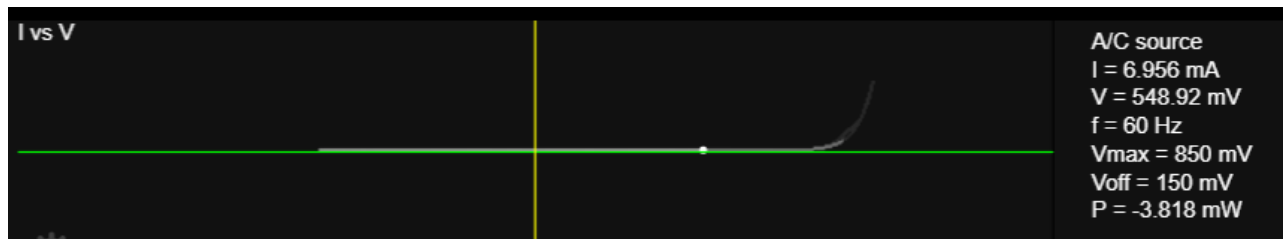


Рисунок 3.5 – Приклад статичної характеристики

2. Дослідити роботу діода при вхідному сигналі пілкоподібної форми з довільно підібраними параметрами. Пояснити результатами.

В звіті навести відповідні статичні та динамічні характеристики.

Контрольні запитання

1. Струм, напруга, частота. Визначення, одиниці вимірювання.
2. Нарисувати і пояснити ВАХ р-п переходу
3. Що таке статичні і динамічні характеристики
4. Характеристики синусоїдного сигналу
5. Характеристики сигналу з прямокутних імпульсів
6. Характеристики пілкоподібного сигналу

Лабораторна робота 4

Тема роботи: операційний підсилювач та схеми на операційному підсилювачі

Мета роботи: зрозуміти принципи роботи підсилювачів на операційному підсилювачі

Теоретичні відомості

Операційний підсилювач, ОП (англ. operational amplifier) – підсилювач постійного струму з диференціальним входом, що має високий коефіцієнт підсилення. Призначений для виконання різноманітних операцій над аналоговими сигналами, переважно, в схемах з негативним зворотним зв'язком (НЗЗ).

Найчастіше ОП використовується в інвертуючих і неінвертуючих підсилювачах. Спрощена принципова схема інвертуючого підсилювача на ОП наведена на рис. 4.1.

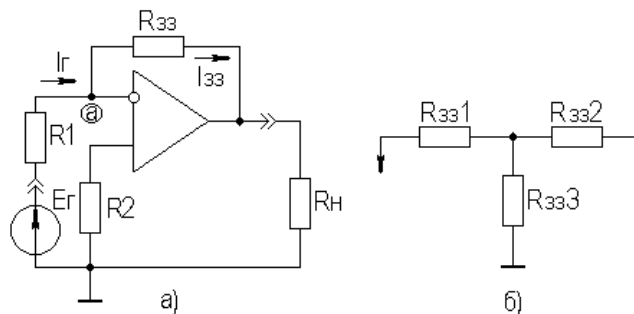


Рисунок 4.1 – Інвертуючий підсилювач на ОП

Резистором R_1 є внутрішній опір джерела сигналу E_g , за допомогою R_{33} ОП охоплений від'ємним зворотним зв'язком.

При ідеальному ОП різниця напруги на входних затискачах змагає до нуля, а оскільки неінвертуючий вхід сполучений із загальною шиною через резистор R_2 , то потенціал в точці a теж повинен бути нульовим ("віртуальний нуль"). В результаті можемо записати: $I_2 = I_{33}$, тобто $E_g / R_1 = -U_{вих} / R_{33}$. Звідси отримуємо:

$$K_{U_{inv}} = U_{вих} / E_g = -R_{33} / R_1,$$

тобто при ідеальному ОП $K_{U_{inv}}$ визначається відношенням величин зовнішніх резисторів і не залежить від самого ОП.

Номінали резисторів в пристроях на ОП не повинні перевищувати одиниць мегом, інакше можлива нестабільна робота підсилювача із-за струмів витоку, входних струмів ОП.

Спрощена принципова схема неінвертуючого підсилювача на ОП приведена на рис. 4.2:

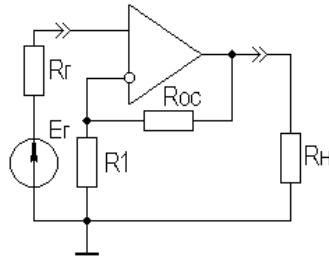


Рисунок 4.2 – Неінвертуючий підсилювач на ОП

Можна показати, що в неінвертуючому підсилювачі ОП охоплений позитивним зворотнім зв'язком. Оскільки $U_{вх}$ і U_{oc} подаються на різні входи, то для ідеального ОП можна записати:

$$U_{вх} = U_{вих} R_1 / (R_1 + R_{33}),$$

звідки коефіцієнт підсилення по напрузі неінвертуючого підсилювача:

$$K_{U_{неінв}} = 1 + R_{oc} / R_1, \text{ або } K_{U_{неінв}} = 1 + |K_{U_{інв}}|.$$

При збільшенні глибини ВЗЗ можливе досягнення, тобто отримання неінвертуючого повторювача, схема якого приведена на рис. 4.2. Тут досягнутий 100% від'ємний зворотній зв'язок, тому даний повторювач має максимально велике входне і мінімальне вихідне опори і використовується, як і будь-який повторювач, як узгоджувальний каскад. Для неінвертуючого повторювача можна записати:

$$U_{ном} \approx U_{см} + I_{вх\,cp} R_z \approx I_{вх\,cp} R_z.$$

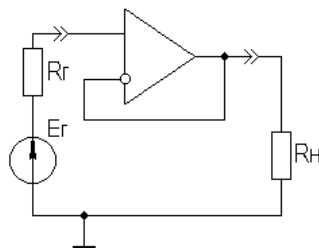


Рисунок 4.3 – Повторювач на ОП

На основі ОП може бути виконаний різницевий (диференціальний) підсилювач, схема якого приведена на рис. 4.4.

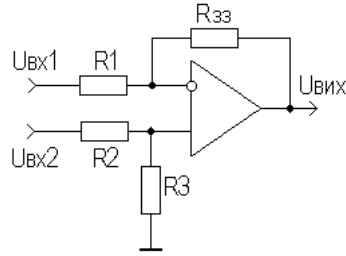


Рисунок 4.4 – Різницевий підсилювач на ОП

Різницевий підсилювач на ОП можна розглядати як сукупність інвертуючого і неінвертуючого варіантів підсилювача. Для $U_{вих}$ різницевого підсилювача можна записати:

$$U_{вих} = K_{U_{інв}} U_{вх1} + K_{U_{неінв}} U_{вх2} R_3 / (R_2 + R_3)$$

Як правило, $R_1 = R_2$ і $R_3 = R_{зз}$, отже $R_3 / R_2 = R_{зз} / R_1 = m$. Розкривши значення коефіцієнтів підсилення, отримаємо: $U_{вих} = m(U_{вх2} - U_{вх1})$,

Для окремого випадку при $R_2 = R_3$ отримаємо: $U_{вих} = U_{вх2} - U_{вх1}$. Останній вираз пояснює походження назви і призначення даного підсилювача.

Широкого поширення набули інвертуючі і неінвертуючі суматори на ОП, звані підсилювачами, що ще підсумовують, або аналоговими суматорами. На рис. 4.5 приведена принципова схема інвертуючого суматора з трьома входами.

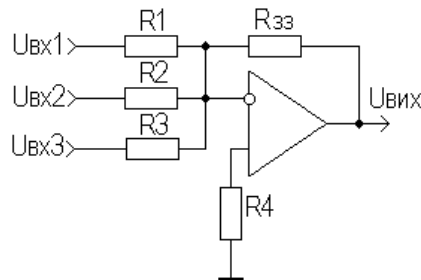


Рисунок 4.5 – Інвертуючий суматор на ОП

При використанні ідеального ОП можна вважати, що вхідних струмів підсилювача, викликаних вхідною напругою $U_{вх1}$, $U_{вх2}$ і $U_{вх3}$, рівна струму, що протікає по $R_{зз}$, тобто

$$U_{вх1} / R_1 + U_{вх2} / R_2 + U_{вх3} / R_3 = -U_{вих} / R_{зз},$$

звідки

$$U_{вих} = \frac{R_{зз}}{R_1} U_{вх1} + \frac{R_{зз}}{R_2} U_{вх2} + \frac{R_{зз}}{R_3} U_{вх3}.$$

З отриманого виразу випливає, що вихідна напруга пристрою є сумою вхідної напруги, помноженою на коефіцієнт підсилення $K_{U_{inv}}$. При $R_{33} = R_1 = R_2 = R_3$ $K_{U_{inv}} = 1$ і $U_{вих} = U_{вх1} + U_{вх2} + U_{вх3}$.

Неінвертуючий суматор реалізується також як і інвертуючий суматор, але для нього слід використовувати неінвертуючий вхід ОП по аналогії з неінвертуючим підсилювачем.

Завдання до виконання

Для виконання лабораторних робіт пропонується використовувати онлайн середовище <https://www.falstad.com/>.

1. Змодельовати інвертуючий підсилювач на операційному підсилювачі з коефіцієнтом підсилення, що відповідає номеру у списку групи. Продемонструвати його роботу, подаючи на вхід постійну напругу, та гармонійний сигнал довільної частоти.

2. Змодельовати роботу різницевого підсилювача. Продемонструвати роботу на постійному струмі, на змінному. Вхідний сигнал на змінному струмі подати в одній фазі з однаковими амплітудами, зі зміщеними фазами на 90 та на 180 градусів.

3. Змодельовати роботу схеми додавання-віднімання на операційному підсилювачі та продемонструвати його роботу на постійних та гармонічних сигналах (для правильного виконання операції сума коефіцієнтів підсилення по інвертуючому та неінвертуючому входах має бути рівною; за необхідності слід збалансувати схему, додаючи заземлений вхід) $U_{out} = -aU_{in1} - bU_{in2} + cU_{in3}$ Варіант таблиця 4.1

Таблиця 4.1 – Завдання для схеми додавання -віднімання

№	a	b	c
1	1	1	1
2	2	2	1
3	3	2	5
4	4	1	5
5	5	1	6
6	1	1	1
7	2	1	3
8	3	2	5
9	4	2	6
10	5	2	7
11	6	2	8
12	7	2	9

Контрольні запитання

1. Поняття ідеального підсилювача
2. Що таке операційний підсилювач і чому він так називається
3. Поняття зворотнього зв'язку. Що таке позитивний зворотній зв'язок і негативний зворотній зв'язок?
4. Наведіть приклади зворотніх зв'язків (будь-яка галузь).
5. Нарисуйте і поясніть інвертуючий підсилювач на операційному підсилювачі.
6. Нарисуйте і поясніть різницевий підсилювач на операційному підсилювачі.
7. Нарисуйте та наведіть основні співвідношення для схем диференціювання та інтегрування на операційному підсилювачі

Лабораторна робота 5

Тема роботи: схеми інтегрування та диференціювання на операційному підсилювачі

Мета роботи: зрозуміти принцип роботи та навчитись моделювати диференціюючу та інтегруючу схеми на ОП

Теоретичні відомості

Схема інтегратора наведена на рис. 5.1, а. Якщо на вхід інтегратора подати напругу, то у відповідності з принципом віртуального замикання можна вважати, що струм через резистор R має сталі значення. Цей струм заряджає конденсатор C і створює на ньому напругу, яка одночасно є вихідною:

$$U_{\text{вих}} = -\frac{1}{RC} \int_0^{\infty} U_{\text{вх}} dt \quad (5.1)$$

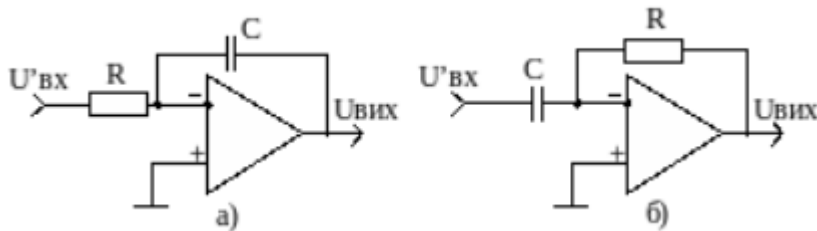


Рисунок 5.1 – Інтегратор (а) та диференціююча схема

Схема диференціатора на основі ОП наведена на рис.5.1, б. Вхідною напругою у відповідності принципом віртуального замикання є напруга на конденсаторі. Струм який заряджає конденсатор, визначається як $I = C \frac{dU_{\text{вх}}}{dt}$. Цей струм, не відгалужуючись в ОП, повністю проходить через опір R , створюючи на ньому напругу, яка є вихідною:

$$U_{\text{вих}} = -RC \frac{dU_{\text{вх}}}{dt} \quad (5.2)$$

Схеми інтегратора і диференціатора володіють властивостями частотно залежних схем. Тобто, в певному діапазоні частот вони сигнал пропускають, а в певному діапазоні – не пропускають. Такі схеми називаються фільтрами. Інтегратор є фільтром нижніх частот, оскільки пропускає нижні частоти. Диференціююча схема навпаки, є фільтром верхніх частот. Існує велика кількість аналогових схем фільтрів, які розраховуються під різні задачі, та ряд параметрів, які описують такі схеми. Одним з таких параметрів є частота зрізу. Частотою зрізу називається така частота, при якій амплітуда сигналу зменшується в $\sqrt{2}$ раза порівняно із смугою пропускання і рівна

$$f = \frac{1}{2\pi RC}.$$

Завдання до виконання

Змодельовати інтегруючу та диференціюючу схеми згідно варіанту, заданого на основі частоти зрізу. Значення резистора прийняти 2кОм.

Продемонструвати роботу диференціюючої та інтегруючої схем, та їх роботу як схем аналогових фільтрів. Частоти входних синусоїдних сигналів підібрати дослідним шляхом.

Таблиця 1 – Завдання до роботи 5.

Варіант	Частота зрізу, Гц
1	1000
2	1500
3	2000
4	2500
5	3000
6	3500
7	4000
8	5000
9	8000
10	10000

Зробити висновки.

Контрольні запитання

1. Навести схеми інтегратора та диференціатора на ОП
2. Що таке частотно-залежні схеми?
3. Що таке амплітудо-частотна характеристика?
4. Що таке аналогові фільтри?
5. Як класифікують схеми аналогових фільтрів в залежності від смуг пропускання?
6. В яких одиницях вимірюється частота?
7. Табличні значення похідних і первісних для функцій, які описують гармонічні сигнали?

Лабораторна робота 6

Тема роботи: цифро-аналогові перетворювачі

Мета роботи: вивчити принцип роботи цифро-аналогових перетворювачів

Теоретичні відомості

Цифро-аналогові перетворювачі (ЦАП) перетворюють цифровий код в аналогову вихідну напругу. Це дозволяє використовувати цифрові коди для приведення в дію пристроїв, що потребують на виході аналогову напругу, наприклад таких, як двигуни. ЦАП виготовляють аж до десяти розрядів у вигляді напівпровідникових інтегральних схем, а також у вигляді гібридних інтегральних схем для точних перетворень з 16-розрядними і більш двійковими словами на вході. Операційні підсилювачі (ОП) застосовують в основному якості буфери підсилювачів ЦАП, тому ЦАП тут розглядають для повного викладу застосувань ОП. Існує декілька типів ЦАП. Тут розглянуті тільки два типи.

На рис. 6.1 наведено 4-розрядний ЦАП з резисторами, що мають двійкові ваги і вихідний сигнал ЦАП для заданого двійкового входу. Схема в принципі представляє собою суматор з дуже точно встановленою вхідною напругою. Двійкові входи реалізуються замиканням ключів. Як ключі використовують транзистори чи аналогові ключі, що замикаються за допомогою цифрових двійкових вхідних сигналів.

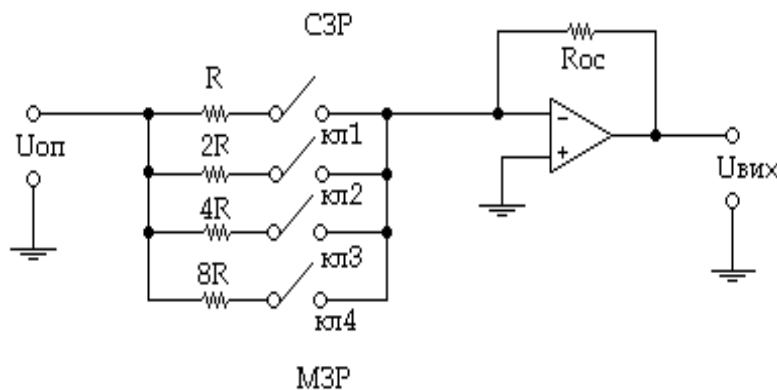


Рисунок 6.1 – ЦАП з резисторами, що мають двійкову вагу.

Якщо цифровий вхід рівний 1010 (у десятковій системі числення 10), то ключі 1 і 3 замкнуті. При цьому підсилювач стає суматором з вихідним сигналом

$$U_{вих} = - U_{оп}(R_{ос}/R \parallel 4R) = - U_{оп}(5R_{ос}/4R).$$

Оскільки резистори мають двійкову вагу, то кожне замикання ключа і відповідно кожен включений резистор забезпечують коефіцієнт підсилення, що відповідає вибраному двійковому розряду. Оскільки є чотири ключі, то можна

перетворити 16 двійкових чисел в 16 вихідних напруг, що відрізняються одна від одної за величиною.

Основний недолік при побудові ЦАП з резисторами, що мають двійкову вагу, полягає в тому, що у всіх двійкових розрядах повинні бути використані резистори з різними номінальними значеннями опорів. Так, 8-розрядний перетворювач “вимагає” резисторів, опір котрих змінюється від R до $128 R$. Якщо $R = 10 \text{ кОм}$, то $128 R = 1,28 \text{ МОм}$. Дуже важко виготовити резистори з такою великою варіацією опору, котрі також були б дуже точними, узгодженими між собою і мали б однаковий температурний коефіцієнт опору.

Більш розповсюдженим типом ЦАП, в якому вирішується проблема опорів, являється ЦАП із схемою дільника R - $2R$. Цей перетворювач комутує тільки опір двох значень (чи одного, коли значення $2R$ отримується в результаті послідовного з’єднання двох R -резисторів), забезпечуючи при цьому любий бажаний рівень вихідної напруги. (що відповідає двійковим розрядам вхідного числа). Численні варіації основної сходиноквої схеми R - $2R$ складає основу як монолітних, так і гібридних інтегральних схем.

На рис.5.2 показаний 4-розрядний ЦАП із схемою R - $2R$ дільника. Як і раніше, кожен цифровий розряд задається замиканням ключа. Як і колись, цифрове двійкове число 1010 (десятькове 10) повинно бути введено в схему замиканням ключів кл1 і кл3. Операційний підсилювач представляє собою буферний каскад для узгодження роботи з наступними каскадами. Вихідний сигнал підсилювача буде рівний

$$U_{\text{вих}} = U_d [(R_1 + R_{\text{ос}})/R_1].$$

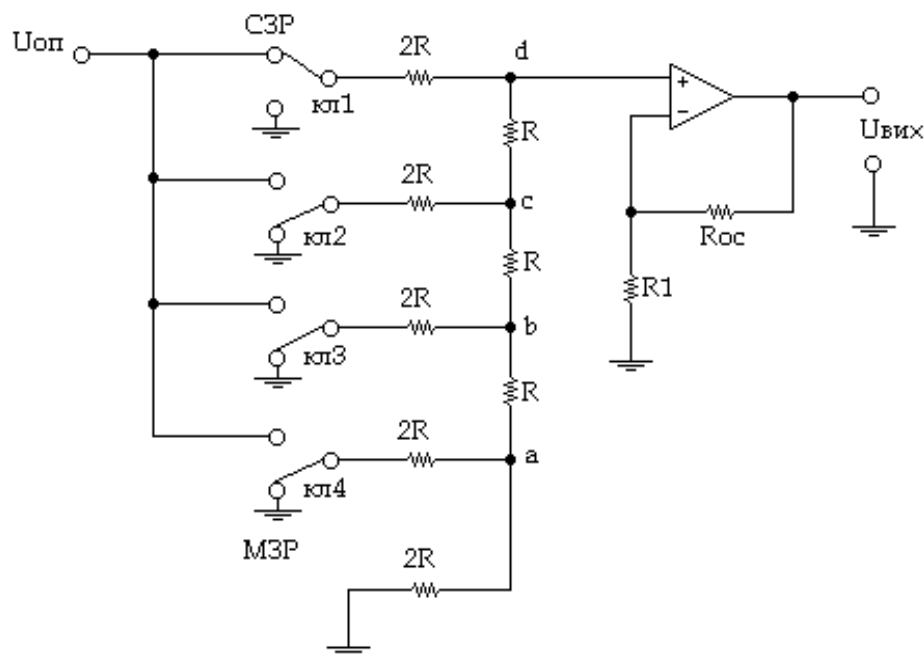


Рисунок 6.2 – ЦАП типу R - $2R$.

Завдання до виконання

1. Дослідити схему чотирьох розрядного двійковозваженого ЦАП (рисунок 5.3). За результатами заповнити таблицю 5.1.

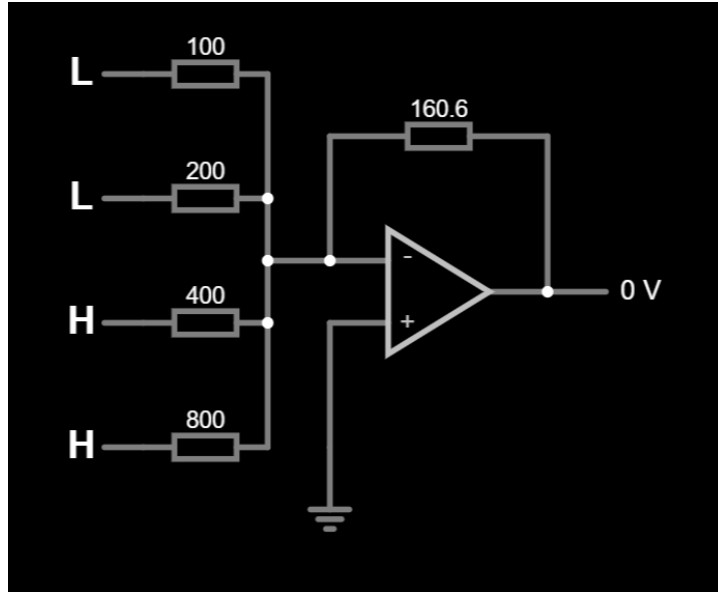


Рисунок 6.3 – Модель двійково-зваженого ЦАП

Таблиця 6.1 – Представлення результатів моделювання

Десяткове число	Двійкове число	МЗР	СЗР	Вихідна напруга

У таблиці 5.1 МЗР та СЗР означає молодший значащий розряд та старший значащий розряд відповідно.

2. Змодельовати та дослідити роботу моделі двійковозваженого ЦАП згідно варіанту в таблиці 5.2. Пояснити одержані результати.

Таблиця 6.2 – Варіанти до завдання моделювання двійковозваженого ЦАП

Номер варіанту	Опір базового резистора Ом	Розрядність ЦАП
1	80	3
2	60	5
3	100	6
4	120	7
5	100	8

2. Дослідити модель чотирьох розрядного ЦАП типу R-2R як показано на рисунку 6.4. За результатами заповнити таблицю аналогічну 6.1.

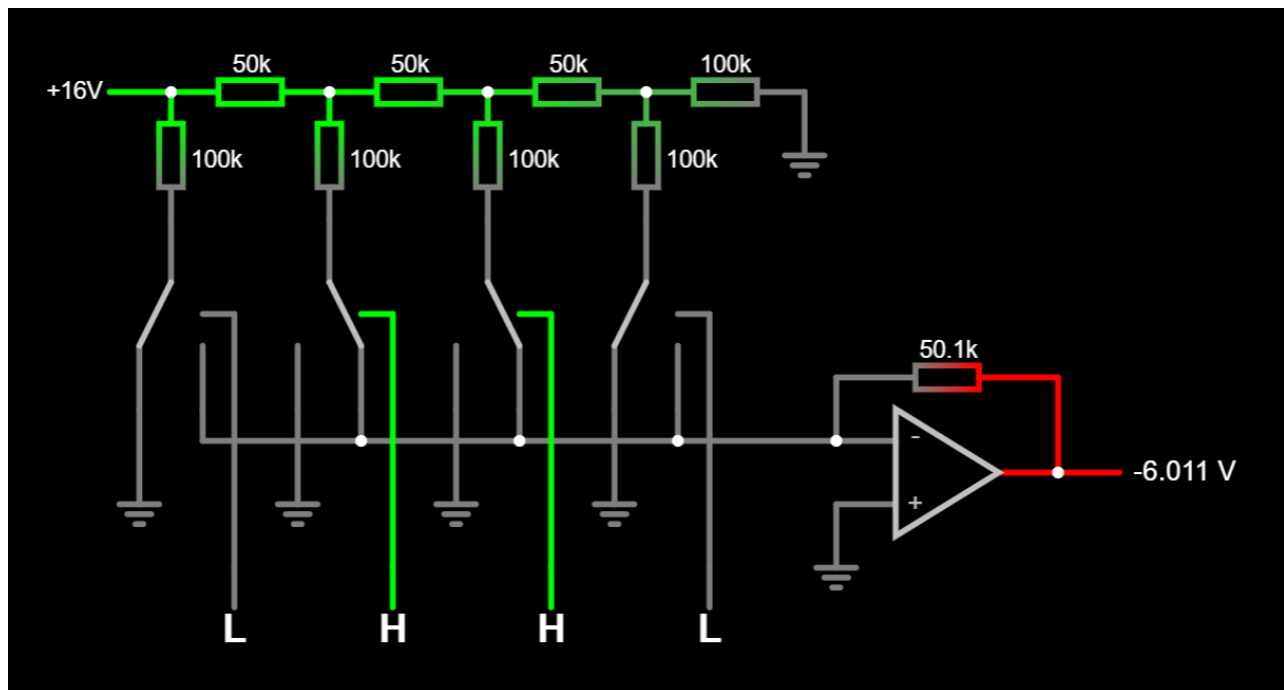


Рисунок 6.4 – Схема моделі ЦАП типу R-2R в середовищі моделювання
Зробити висновки.

Контрольні запитання

1. Пояснити принцип роботи ЦАП обох типів
2. В чому переваги ЦАП R-2R
3. Для чого в складі ЦАП використовується підсилювальний каскад на ОП

Лабораторна робота 7

Тема роботи: аналогово-цифрові перетворювачі

Мета роботи: ознайомитись з принципами роботи найпоширеніших типів АЦП

Короткі теоретичні відомості

Аналогово-цифрові перетворювачі (АЦП) перетворюють аналоговий вхідний сигнал в цифровий код. АЦП використовують коли аналогові вихідні напруги схеми або чутливого елемента (наприклад мостового давача температури) повинні бути перетворені у цифровий код з метою зручної і економічної реєстрації даних або виконання обчислень. АЦП широко використовується в промислових системах управління, цифрових системах зв'язку і контролю.

Існує багато типів АЦП, але більшість представляють собою модифікації трьох основних, які коротко будуть розглянуті далі. До основних типів АЦП слід віднести: 1) паралельні АЦ перетворювачі, або АЦП миттєвої дії (flash ADC); 2) інтегруючі перетворювачі; 3) перетворювачі з послідовною апроксимацією (або порозрядного зважування); 4) дельта-сигма АЦП.

Цей ряд АЦП в напівпровідниковому виконанні на 8 чи 10 розрядів доступний безпосередньо для придбання, а АЦП у гібридному виконанні на 16 і більше розрядів виготовляються на замовлення. У всіх АЦП використовується один або більше число компараторів, які відіграють суттєву роль в їх функціонуванні.

Паралельні АЦП по суті представляють групу паралельних компараторів (рис. 6.1). Аналоговий вхідний сигнал прикладається до всіх компараторів одночасно. Один із виходів кожного компаратора підключений до власної опорної напруги. Значення опорних напруг компараторів відрізняються між собою на напругу яка відповідає відповідному молодшому розряду. Всі компаратори, для яких $U_{вх} > U_{оп}$ змінюють стан своїх виходів після прикладення $U_{вх}$. Всі компаратори для яких $U_{вх} < U_{оп}$ не змінюють свого стану. Виходи компаратора підводяться до схеми декодування, яка перетворює сукупність станів компаратора після прикладення $U_{вх}$ у цифрове слово.

Паралельні АЦП відрізняються швидкодією – час перетворення складає 30 нс. Це пояснюється тим, що цифровий вихід з'являється негайно після проходження часу встановлення компараторів і часу проходження сигналу через логічну схему декодування.

Однак загальне число використовуваних компараторів складає $2^n - 1$, де n – число двійкових розрядів. Таким чином, 8-розрядний паралельний АЦП складається із $2^8 - 1 = 256 - 1 = 255$ компараторів. Із збільшенням числа розрядів паралельний перетворювач стає дуже дорогим.

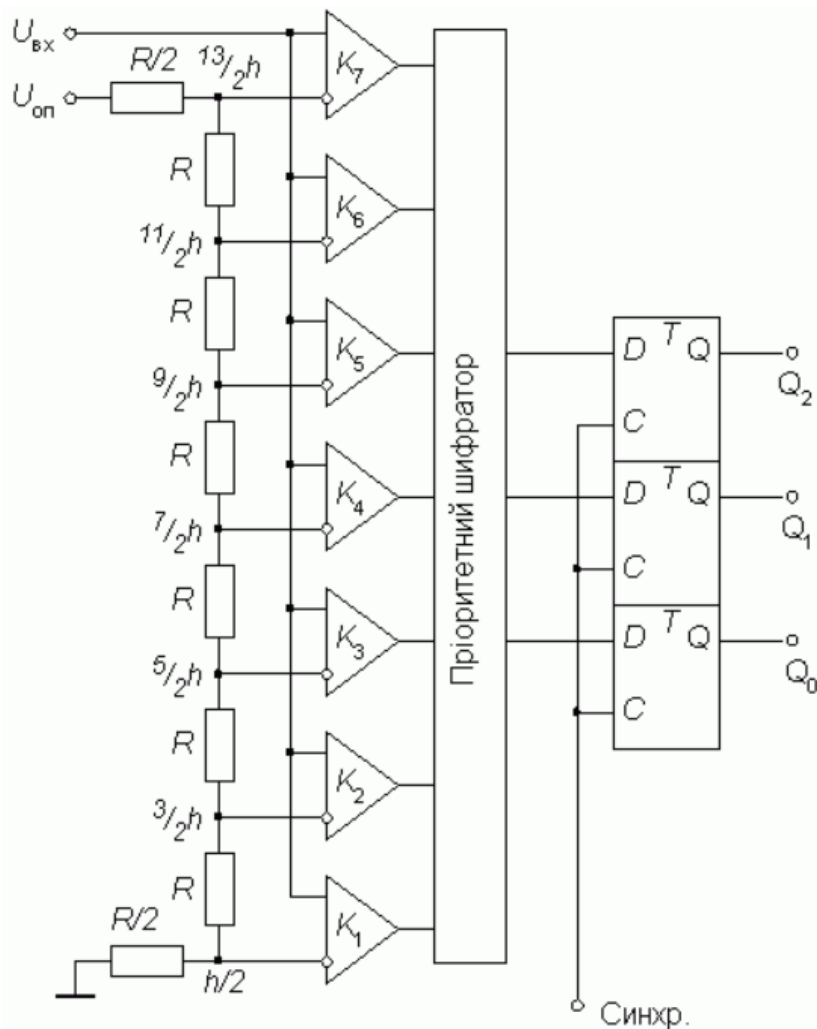


Рисунок 7.1 – Паралельний АЦП

Двох розрядний паралельний АЦП зі схемою декодування показано на рис. 7.1. Опорні напруги, які прикладаються до компараторів, починаються від значення $U_{оп1}$, рівного половині молодшого значущого розряду помноженого на величину повної опірної напруги і закінчуються значенням визначеним різницею $U_{оп} - U_{оп1}$. Так для двохрановрядного паралельного перетворювача опірні напруги для (2^2-1) компараторів з $U_{оп} = 3$ В складає 0,5, 1,5 і 2,5 В. Якщо $U_{вх} < 0,5$ В, то всі виходи компаратора мають низький рівень напруги і цифровий код буде 00. Якщо $0,5 \leq U_{вх} \leq 1,5$ В, то вихід компаратора 1 набуває високого рівня, а вихід компаратора 2 зберігає низький. Вихід компаратора 2 після інвертування подається на логічну схему “І”, вихід якої при цьому набуває високого рівня. Таким чином на виході логічної схеми “АБО”

встановлюється високий рівень, що приводить до появи цифрового коду 01. Якщо вхідний сигнал лежить у діапазоні $1,5 \leq U_{\text{вх}} \leq 2,5 \text{ В}$, то вихід компаратора 2 набуває високого рівня, а вихід логічної схеми “І” – низький. При цьому встановлюється цифровий код 10. Якщо $2,5 < U_{\text{вх}}$, то то виходи компараторів 2 і 3 мають високий рівень. Вихід компаратора 3 при цьому забезпечує на виході логічної схеми “АБО” в каналі молодшого розряду високий рівень напруг, так, що в результаті встановлюється цифровий код 11.

АЦП з двотактним інтегруванням (подвійним нахилом) представляють один із декількох типів схем інтегруючих перетворювачів (рисунк 7.2). Характерним є знана точність (за правильно підібраної частоти), низька вартість та швидкодія.

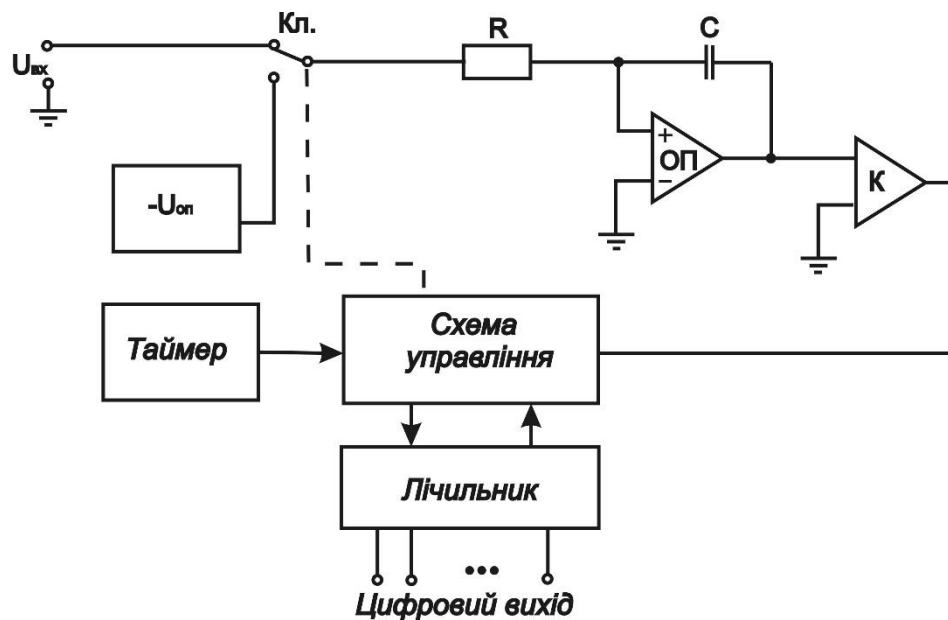


Рисунок 7.2 – Схема типового інтегруючого АЦП

АЦП з двотактним інтегруванням використовуються в цифрових вольтметрах, вимірювальних приладах з цифровою індикацією (digital panel meters) і системах збору даних в тих випадках коли швидкість перетворення не є вирішальним фактором.

Схема інтегруючого АЦП з подвійним нахилом, наведена на рисунку 6.2, є найбільш популярною схемою інтегруючих АЦП. Вона забезпечує високу точність і потребує лише короткочасної стабільності задавача часу, в той самий час добре подавляє шуми на виході.

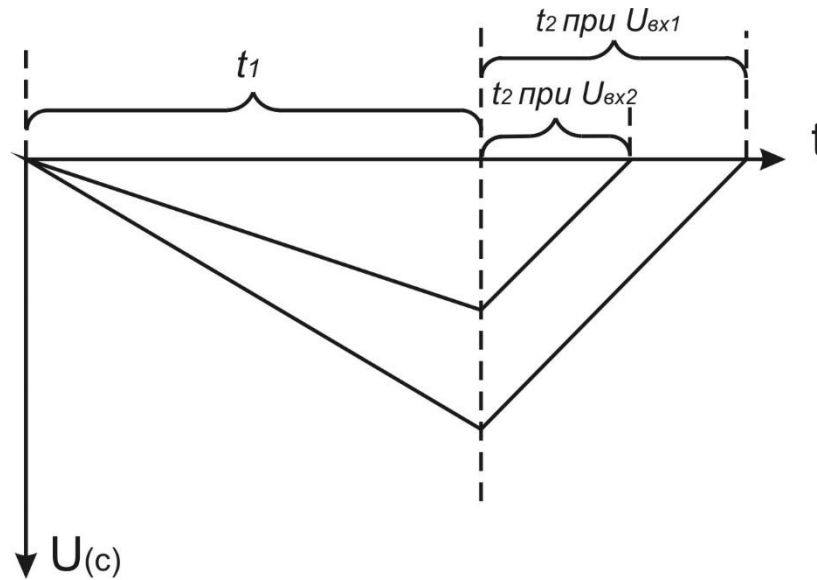


Рисунок 7.3 – Ілюстрація принципу роботи інтегруючих АЦП

Перетворення починається з встановлення лічильника в нуль з допомогою керуючої логіки. Ключ Кл₁ встановлюється в положення, в якому до інтегратора приєднано напругу $U_{вх}$, і лічильник починає рахувати імпульси задатчика часу. В той час коли лічильник рахує імпульси часу, $U_{вх}$ (якщо воно додатнє) визиває наростання від'ємної вихідної напруги інтегратора з швидкістю, пропорційною $U_{вх}$. У момент t_1 поява сигналу переповнення лічильника вихідна напруга інтегратора буде

$$U_{вих.інт} = (U_{вх}/R)t_1/C = U_{вх}t_1/RC.$$

У момент появи сигналу переповнення лічильника ключ Кл₁ перключається на опірну напругу – $U_{оп}$, а лічильник після скиду в нуль починає рахувати знову. Інтегруючий конденсатор починає розряджатись з постійною швидкістю, пропорційною величині – $U_{оп}/RC$. Коли конденсатор інтегратора розрядиться до нуля, компаратор зупиняє лічильник. Вміст лічильника при фіксованому t_1 представляє відношення $U_{вх}/U_{оп}$. Дійсно, з умови рівності нулю напруги на виході інтегратора в момент t_2 маємо

$$U_{вих}(t_2) = U_{вих}(t_1) - (-U_{оп} t_2/RC) = 0,$$

де $U_{вих}(t_1) = -U_{вх} t_1/RC$ і $U_{вх}/U_{оп} = t_2/t_1$.

Звідси випливає, що задатчик часу повинен бути стабільним тільки в інтервалі часу $t_1:t_2$. Подавлення завад одержується в результаті того, що на великому інтервалі усереднена напруга завад наближається до нуля. Якщо $t_1=16,67$ мс як це часто вибирають, то завжди притаманна завада 60 Гц дуже добре подавляються.

Завдання до виконання

Змодельовати та дослідити роботу схему паралельного АЦП, як наведено на рисунку 6.4.

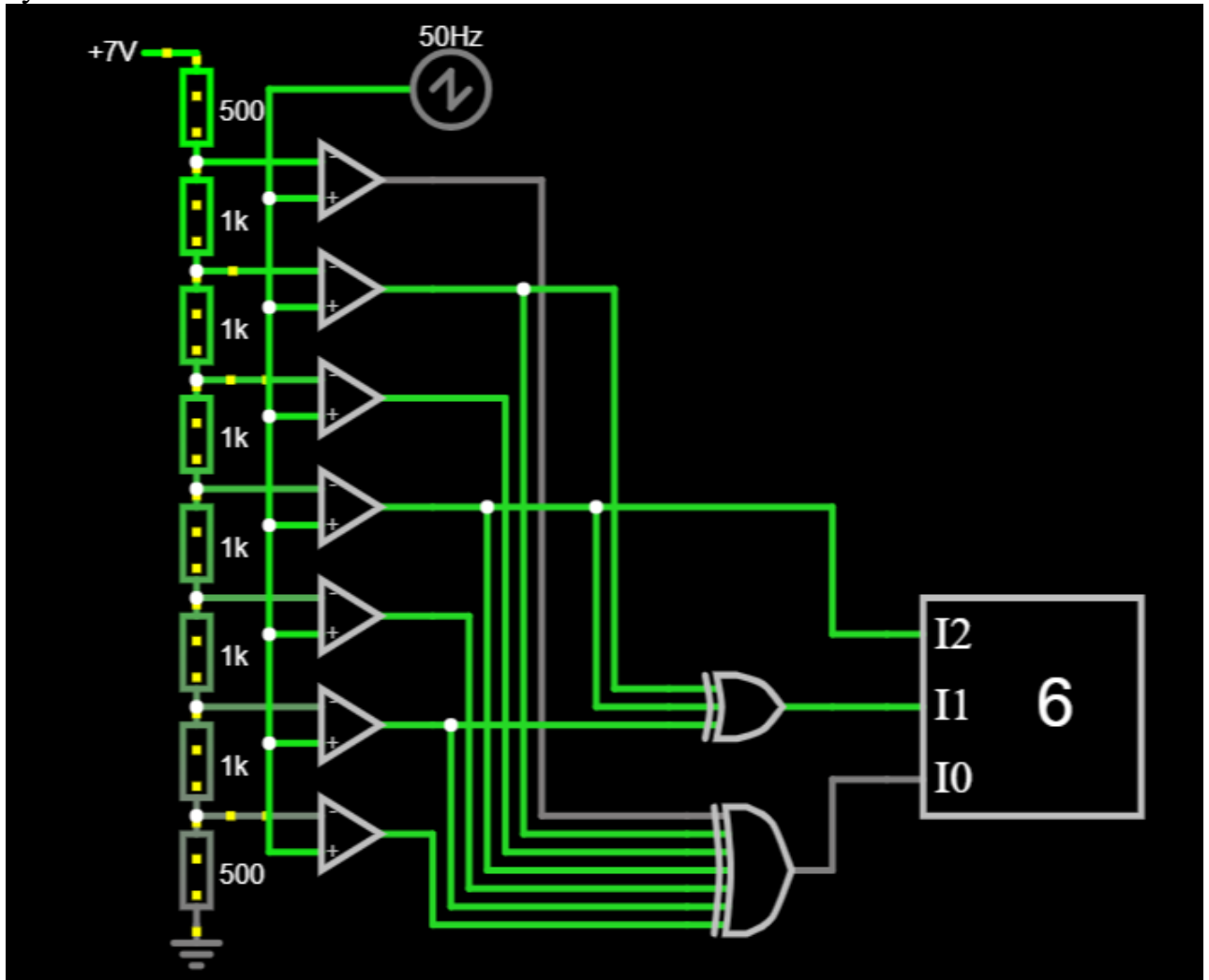


Рисунок 7.4 – Моделювання роботи паралельного АЦП
Одержати графіки , які ілюструють роботу цього типу АЦП

Контрольні запитання

1. Що таке компаратор?
2. Поясніть принцип роботи паралельного АЦП?
3. На основі порівняння рисунків 6.1 та 6.4 поясніть що таке пріоритетний шифратор та як він працює?
4. Наведіть та поясніть принцип роботи інтегруючої схеми на ОП?
5. Який принцип роботи інтегруючих АЦП?
6. Які переваги та недоліки паралельних АЦП?

Лабораторна робота 8

Тема роботи: комбінаційні логічні схеми. Карти Карно.

Мета роботи: отримати навички аналізу і синтезу комбінаційних схем.

Короткі теоретичні відомості

Для складання схеми електричної функціональної необхідно, вирішити задачу написання системи власних функцій або функцій, що відображають логіку роботи цієї схеми і мають однозначний розв'язок. Для цього необхідно скласти таблицю істинності, в якій вказати значення функції залежно від комбінації вхідних сигналів.

Синтез полягає в побудові функціональної електричної схеми за мінімізованою функцією (найчастіше в єдиному базисі І–НІ, АБО–НІ).

Для розроблення необхідного цифрового пристрою на основі таблиці істинності записують його логічний вираз. Потім з метою спрощення цифрового пристрою проводять мінімізацію логічного виразу і розроблення схеми, що реалізує отриманий логічний вираз.

Досконалу диз'юнктивну нормальну форму (ДЗНФ) подають добутком груп. Кожну групу складено з суми, в яку входять всі змінні.

Для будь-якої заданої таблиці істинності можна визначити аналітичний вираз логічної функції в нормальній диз'юнктивній формі (рис. 8.1 а) та/або в нормальній кон'юнктивній формі (рис. 8.2 б).

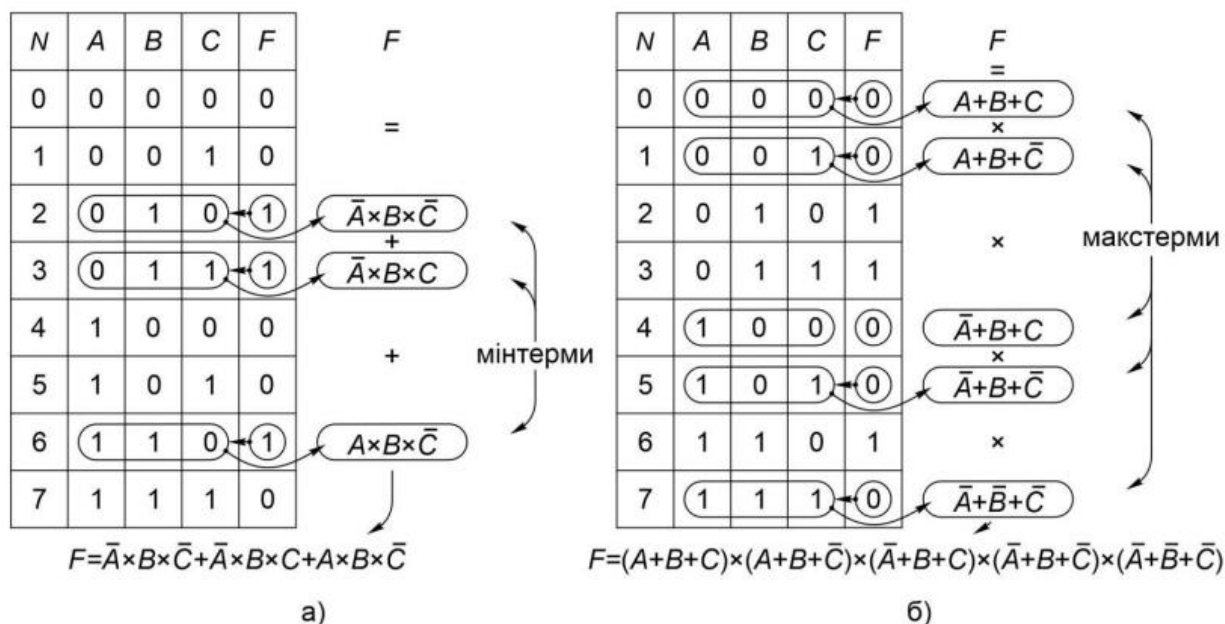


Рисунок 8.1 – Приклад визначення виразу логічної функції з таблиці істинності, де а) нормальна диз'юнктивна форма представлення логічної функції, б) нормальна кон'юнктивна форма представлення логічної функції

Якщо схема має декілька виходів, то кожен вихід описано своєю функцією. Таку систему функцій названо системою власних функцій, що складена на основі таблиці істинності.

Для мінімізації потрібно функцію привести до досконалої диз'юнктивної нормальної форми, після чого заповнити діаграму Вейча (карти Карно) для n змінних. При цьому у відповідну клітинку діаграми вписати 1, якщо функція при даному наборі аргументів дорівнює одиниці. У решту клітинок вписати нулі або такі клітинки взагалі залишити порожніми.

В карту Карно булеві змінні передаються з таблиці істинності і впорядковуються за допомогою коду Грея, в якому кожне наступне число відмінне від попереднього тільки одним розрядом (див. рис. 7.2).

X1 \ X2	0	1
0		
1		

а)

X1 \ X2X3	00	01	11	10
0				
1				

б)

X1X2 \ X3X4	00	01	11	10
00				
01				
11				
10				

в)

Рисунок 8.2 – Формування карти Карно:
а – для 2-х змінних, б – для 3-х змінних, в – для 4-х змінних

Для прикладу розглянуто випадок, коли таблиця подана чотирма змінними і заповнимо її у відповідності із наведеними правилами (рис 8.3).

X3 X4					
		00	01	11	10
X1 X2	00	0	0	1	0
	01	0	1	1	1
	11	1	1	1	1
	10	0	1	1	1

X3 X4					
		00	01	11	10
X1 X2	00	0	0	1	0
	01	0	1	1	1
	11	1	1	1	1
	10	0	1	1	1

Рисунок 8.3 – Приклад мінімізації на основі карт Карно

У заповненій діаграмі обводяться прямокутними контурами клітинки з одиницями, після чого було записано мінімізовану функцію у вигляді диз'юнкції простих імплікантів, що описують ці контури. При проведенні контурів дотримуються таких правил:

- усередині контуру мають бути тільки клітинки з одиницями;
- кількість клітинок з одиницями повинна виражатися величиною 2^i (де $i = 0, 1, 2, \dots$), тобто може дорівнювати 1, 2, 4, 8 і т. д.;
- одиниці в крайніх клітинках одного стовпця або одного рядка можуть включатися в один контур; кожен контур повинен включати як можна більше число клітинок з одиницями, а спільне число контурів має бути якомога меншим.

В результаті мінімізації отримана ДЗНФ такого вигляду:

$$f(X1, X2, X3, X4) = X3X4 + X1X2 + X2X4 + X1X4 + X1X3 + X2X3$$

Критерієм оптимізації може служити співвідношення кількості елементів схеми без мінімізації та з мінімізацією.

Завдання до виконання

1. Навчитись моделювати комбінаційні схеми шляхом складання схеми виключне АБО елементів І-НЕ (рисунок 7.4).

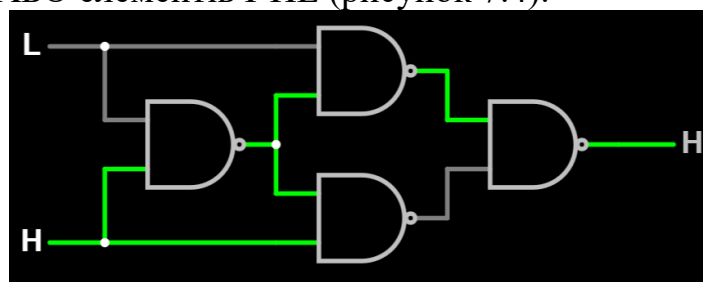


Рисунок 8. 4 – Моделювання Виключного АБО з елементів І-НЕ

2. Записати логічний вираз, спростити його методом карт Карно для обраного варіанту. Змоделювати обрану схему

Таблиця 8.1 – Варіанти завдань

Номер	Таблиця станів					Номер	Таблиця станів				
1	2					1	2				
1	X1	X2	X3	X4	Y	2	X1	X2	X3	X4	Y
	0	0	0	0	0		0	0	0	0	0
	0	0	0	1	0		0	0	0	1	0
	0	0	1	0	1		0	0	1	0	0
	0	0	1	1	0		0	0	1	1	0
	0	1	0	0	1		0	1	0	0	1
	0	1	0	1	1		0	1	0	1	1
	0	1	1	0	1		0	1	1	0	1
	0	1	1	1	1		0	1	1	1	0
	1	0	0	0	0		1	0	0	0	0
	1	0	0	1	0		1	0	0	1	0
	1	0	1	0	1		1	0	1	0	1
	1	0	1	1	0		1	0	1	1	1
	1	1	0	0	0		1	1	0	0	0
	1	1	0	1	0		1	1	0	1	1
	1	1	1	0	1		1	1	1	0	1
	1	1	1	1	0		1	1	1	1	0

1	2					1	2				
3	X1	X2	X3	X4	Y	4	X1	X2	X3	X4	Y
	0	0	0	0	1		0	0	0	0	0
	0	0	0	1	0		0	0	0	1	1
	0	0	1	0	1		0	0	1	0	0
	0	0	1	1	0		0	0	1	1	0
	0	1	0	0	1		0	1	0	0	1
	0	1	0	1	1		0	1	0	1	1
	0	1	1	0	1		0	1	1	0	0
	0	1	1	1	0		0	1	1	1	1
	1	0	0	0	1		1	0	0	0	0
	1	0	0	1	1		1	0	0	1	0
	1	0	1	0	1		1	0	1	0	1
	1	0	1	1	0		1	0	1	1	0
	1	1	0	0	0		1	1	0	0	1
	1	1	0	1	1		1	1	0	1	0
	1	1	1	0	1		1	1	1	0	0
	1	1	1	1	0		1	1	1	1	0

5	X1	X2	X3	X4	Y	6	X1	X2	X3	X4	Y
	0	0	0	0	0		0	0	0	0	0
	0	0	0	1	1		0	0	0	1	1
	0	0	1	0	0		0	0	1	0	1
	0	0	1	1	0		0	0	1	1	0
	0	1	0	0	1		0	1	0	0	0
	0	1	0	1	0		0	1	0	1	1
	0	1	1	0	1		0	1	1	0	0
	0	1	1	1	0		0	1	1	1	0
	1	0	0	0	1		1	0	0	0	1
	1	0	0	1	0		1	0	0	1	0
	1	0	1	0	1		1	0	1	0	1
	1	0	1	1	1		1	0	1	1	0
	1	1	0	0	1		1	1	0	0	1
	1	1	0	1	0		1	1	0	1	1
	1	1	1	0	0		1	1	1	0	1
	1	1	1	1	1		1	1	1	1	0

1	2					1	2				
7	X1	X2	X3	X4	Y	8	X1	X2	X3	X4	Y
	0	0	0	0	1		0	0	0	0	1

Контрольні запитання

1. НЕ, І, АБО, Виключне АБО. Навести позначення та таблиці істинності
2. Навести схеми роботи І, АБО, Виключне АБО з елемента І-НЕ.
3. Пояснити що таке диз'юнктивна нормальна форма і кон'юнктивна нормальна форма
4. Яким чином можна оцінити ступінь спрощення комбінаційної логічної схеми.
5. Навести схему Суматора, Повного суматора і пояснити принцип роботи.

Лабораторна робота 9

Тема роботи: цифрові мікроелектронні пристрої.
Шифратори/дешифратори

Мета роботи: отримати навички аналізу і синтезу комбінаційних схем.

Короткі теоретичні відомості

Цифрові мікроелектронні пристрої являють собою дискретні цифрові автомати, виконані на ІМС і призначені для обробки інформації, що представлена у вигляді цифрового коду. Вони використовуються для створення цифрових інформаційних, вимірювальних систем та систем керування.

Усі цифрові пристрої поділяються на два великих класи: комбінаційні і послідовнісні.

Комбінаційні пристрої реалізують функції, які залежать тільки від комбінації змінних, що до них входять, у даний момент часу і не залежать від стану пристрою у попередній момент часу. Найпростішими прикладами таких пристроїв є логічні елементи.

Послідовнісні (від слова "послідовність") пристрої реалізують функції, що залежать не тільки від комбінації вхідних змінних у даний момент часу, а ще й від стану пристрою у попередній момент часу: вони мають пам'ять. Найпростішими прикладами таких пристроїв є тригери.

Основними (найбільш вживаними) мікроелектронними цифровими пристроями є:

- 1) дешифратори;
- 2) мультиплексори;
- 3) лічильники імпульсів;
- 4) регістри;
- 5) цифро-аналогові та аналого-цифрові перетворювачі.

Будуються ці пристрої на логічних елементах і тригерах.

Шифратор призначений для перетворення цифрової інформації, що подана унітарним (унітарний код – двійковий код фіксованої довжини) n -розрядним кодом, у еквівалентний двійковий m -розрядний код.

Унітарний код це код для якого може існувати тільки один активний стан змінної X_i із множини вхідних сигналів $\{X_{n-1} \dots X_1, X_0\}$. Отже, шифратор – це перетворювач унітарного коду " 1 з n " у двійковий паралельний код, у якого число виходів m однозначно зв'язане з числом входів n як 2^m .

Якщо $n=2^m$, що означає використання повного набору вихідних двійкових комбінацій Y_i , такий шифратор називають **повним**. Наприклад,

шифратор 8-3 є повним, бо він реалізує повний набір можливих комбінацій змінних X_i ($n=8$) у повний вихідний набір Y_i ($m=2$) як $2^3=8$.

У **неповному** шифраторі число входів n не відповідає числу всіх можливих вихідних комбінацій 2^m , причому завжди $n < 2^m$, що відповідно утворює певне число невикористаних вихідних наборів. Прикладом неповного шифратора, який найчастіше зустрічається на практиці, є шифратор 10-4, що використовується для кодування десяткових чисел у двійково-десятковий код. Схематичне позначення шифратора та схема внутрішньої будови наведені на рис. 9.1. Здійснити синтез повного або неповного шифратора можна на базі логічних елементів.

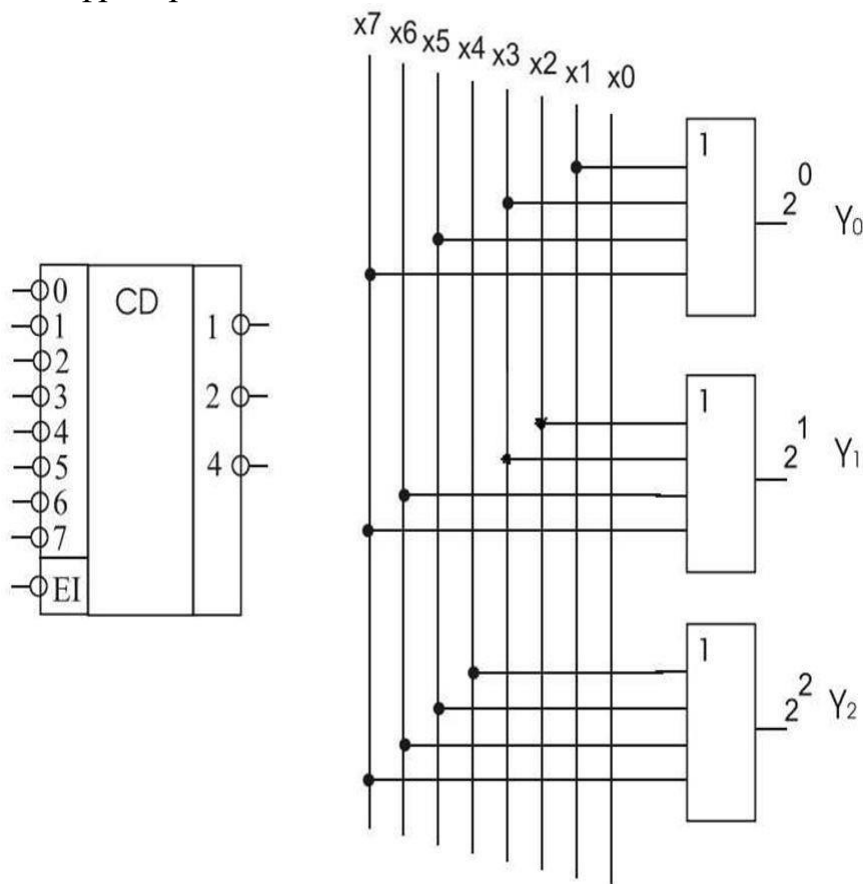


Рисунок 9.1 – Умовне позначення та внутрішня будова шифратора 8-3

Шифратор 8-3 може бути описаний таблицею істинності (табл.9.1).

Таблиця 9.1 – Таблиця істинності шифратора 8-3

N	Входи								Виходи		
	X ₀	X ₁	X ₂	X ₃	X ₄	X ₅	X ₆	X ₇	Y ₂	Y ₁	Y ₀
0	1	0	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0	I
2	0	0	1	0	0	0	0	0	0	I	0
3	0	0	0	1	0	0	0	0	0	I	I
4	0	0	0	0	1	0	0	0	1	0	0
5	0	0	0	0	0	I	0	0	1	0	I
6	0	0	0	0	0	0	1	0	1	I	0
7	0	0	0	0	0	0	0	1	1	1	1

Дешифратори (декодери) є комбінаційними пристроями, призначеними для перетворення кодованих двійкових входних сигналів у сигнали керування виконавчими пристроями, пристроями відображення інформації і т.п.

Дешифратор призначений для розпізнавання (дешифрації) числа, яке подане позиційним n -розрядним двійковим кодом. Найчастіше дешифратор $n-m$ виконує функцію перетворення двійкового кода в унітарний код "1 з m ", тобто виконує функцію, що обернена дії шифратора, і тому для повного дешифратора справедливе співвідношення $m=2^n$, де m – порядковий номер виходу Y_i дешифратора.

У загальному випадку дешифратор має декілька входів (за кількістю розрядів двійкових чисел, які необхідно декодувати) і декілька виходів.

Кожній комбінації входних сигналів відповідає певна комбінація вихідних

У двійково-десятькового дешифратора з інверсними виходами, умовне позначення якого наведено на рисунку 8.2, кожній з перших десяти двійкових комбінацій (двійково–десятьковий код) відповідає нуль на відповідному виході. Такі дешифратори у вигляді ІМС застосовують для керування десятковими неоновими індикаторами, у яких десяткові знаки являють собою фігурні катоди неонові лампи

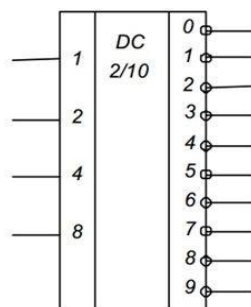


Рисунок 9.2 – Умовне позначення двійково-десятьового дешифратора

Мікросхеми функціональних *КП* перетворення та комутування цифрових сигналів, крім інформаційних входів, можуть мати ще додаткові входи керування – ЕІ (дозвіл по вході) і Е0 (дозвіл по виході). За допомогою входів дозволу ЕІ і Е0 можна реалізувати також нарощення розрядності (збільшення числа входів або виходів) каскадуванням відповідних інтегральних схем.

У випадках, коли потрібно побудувати дешифратор на велику кількість виходів на базі дешифраторів з меншою кількістю виходів, застосовують принцип каскадування. Він полягає у тому, що входи дешифраторів поділяють на групи, кожна з яких реалізує свою групу логічних функцій.

Завдання до виконання

1. Розробити схему та змодельовати схему шифратора/ дешифратора згідно варіанту (таблиця 9.2) – два двійкових розряди.

Таблиця 9.2 – Варіанти завдань до 9-ї лабораторної роботи

№	Вхід	Вихід
1	Термометричний код	Двійковий код
2	Двійковий код	Термометричний код
3	Біжучий ноль	Двійковий код
4	Двійковий код	Біжучий ноль
5	Двійковий код	Біжуча одиниця
6	Біжуча одиниця	Двійковий код

Контрольні запитання

1. Поняття про шифратор/дешифратор?
2. Що таке повний/неповний дешифратор?
3. Як позначається інверсні виходи мікросхем?
4. Що таке каскадування шифраторів?
5. Що таке мультиплексори?

Лабораторна робота 10

Тема роботи: найпростіші запам'ятовуючі пристрої

Мета роботи: вивчити найпростіші запам'ятовуючі пристрої

Теоретичні відомості

Окрім комбінаційних пристроїв існує клас цифрових пристроїв, в яких при однакових вхідних сигналах, на виході автомата можуть виникати різні за значенням сигнали. Стан виходу такого пристрою залежить не тільки від того, які сигнали наявні на його входах в даний момент часу, але і від того, які послідовності сигналів надходили на входи пристрою у попередні моменти часу, тобто як кажуть, автомат пам'ятає свою передісторію і зберігає її в пам'яті. Тому такі пристрої називають послідовнісними автоматами або цифрові автомати з пам'яттю.

Послідовнісні функціональні вузли цифрової схемотехніки або цифрові автомати з пам'яттю – це такі пристрої, логічні значення на виході яких визначаються не тільки сукупністю сигналів на входах у даний момент часу, але й станом внутрішніх елементів пам'яті. Тому автомат з пам'яттю розглядається як система, що складається з двох частин: комбінаційного пристрою і пам'яті, яка складається з елементів пам'яті. В якості елементів пам'яті можуть бути застосовані як однобітові елементи пам'яті (різні типи тригерів), так і багатобітові (багаторозрядні) ланцюжки тригерів (реєстри пам'яті). Типовими прикладами функціональних вузлів послідовнісного типу є зсувні реєстри та лічильники імпульсів.

Будь-який послідовнісний вузол проектують за логічною функцією, яка описує алгоритм функціонування пристрою. Здебільшого, орієнтуються на функціонально повний базис логічних елементів І-НІ, АБО-НІ, враховуючи серії інтегральних схем, які випускаються промисловістю.

Цифрові пристрої послідовнісного типу випускаються у вигляді інтегральних мікросхем або входять до складу великих інтегральних мікросхем, таких як процесори, запам'ятовувальні та інші пристрої.

Тригери – це запам'ятовуючий елемент з двома стійкими станами, зміна яких відбувається під дією вхідних сигналів. Як елемент цифрового пристрою, тригер призначений для зберігання одного біта інформації, тобто лог. 1 або лог. 0.

Зміна стану тригера (його перемикання) забезпечується зовнішніми сигналами й сигналами зворотного зв'язку, які поступають з виходів тригера на входи схеми керування. Входи тригерів поділяють на інформаційні (R, S, T, D, J, K , інші) та керуючі (C, V) і позначають латинськими буквами. Назви вхідних сигналів ототожнюють з назвами входів тригера. Інформаційні входи призначені для прийому сигналів інформації, яку потрібно запам'ятати. Сигнали на керуючих входах керують записом інформації. Існують два види керуючих

сигналів: синхронізуючий (тактовий) сигнал C , який надходить до C -входу (тактового входу), і дозволяючий сигнал V , який надходить до V -входу. Пригадаємо, що за способом введення інформації тригери поділяють на асинхронні, що змінюють свій стан у будь-який момент часу одразу після надходження сигналів до інформаційних входів, і синхронні (тактовані), що спрацьовують не тільки за наявності сигналів на інформаційних входах, а лише після надходження синхронізуючого сигналу на вхід синхронізації. Тому синхронізуючі (тактові) сигнали C керують перекиданнями синхронних тригерів, які реагують на інформаційні сигнали тільки при наявності сигналу на вході синхронізації.

За моментом реакції на тактовий сигнал виділяють синхронні тригери зі статичним (за рівнем) та динамічним (за фронтами) керуванням. При керуванні за рівнем записування інформації відбувається тільки впродовж тривалості тактового сигналу. При цьому тактові сигнали можуть бути прямими (змінюватися від 0 до 1) або інверсними (змінюватися від 1 до 0) (рис. 10.1, а), б)). При динамічному способі керування дозвіл на записування інформації дається тільки в момент перепаду тактового сигналу від 0 до 1 (прямий динамічний вхід) або від 1 до 0 (інверсний динамічний вхід). В інші моменти часу тригер не реагує на вхідні інформаційні сигнали незалежно від рівня тактового імпульсу (рис. 10.2, в), г)).

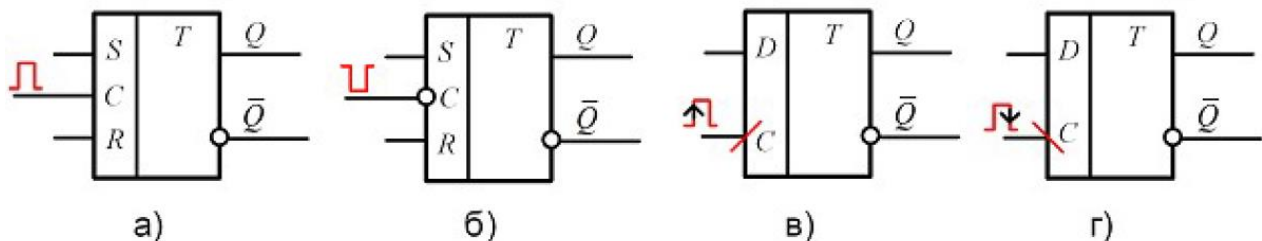


Рисунок 10.1 – Умовні позначення на схемах способу керування синхронним тригером:

прямий статичний (а), інверсний статичний (б), прямий динамічний (в),
інверсний динамічний (г)

Фізично можливою є значна кількість тригерів. Використовується мала кількість із таких реалізацій – RS тригери, Т-, D- тригери, JK-тригери (див. лекційний курс).

JK тригери є універсальними. Схема роботи такого тригера показана на рисунку 10.2. Використання JK-тригера в інших режимах показано на рисунку 10.3.

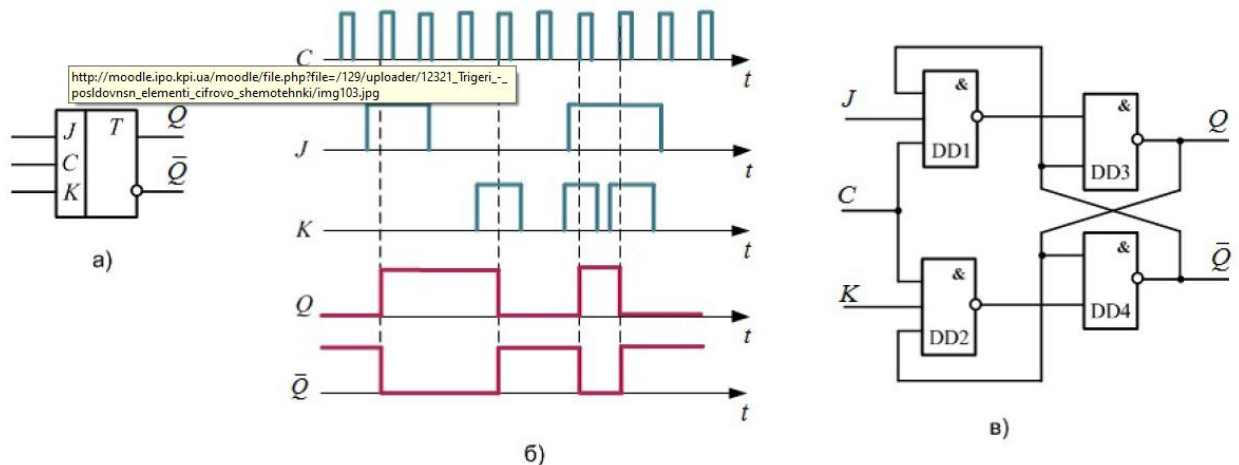


Рисунок 10.2 – умовне зображення (а), часові діаграми роботи (б), схема на елементах І-НІ (в)

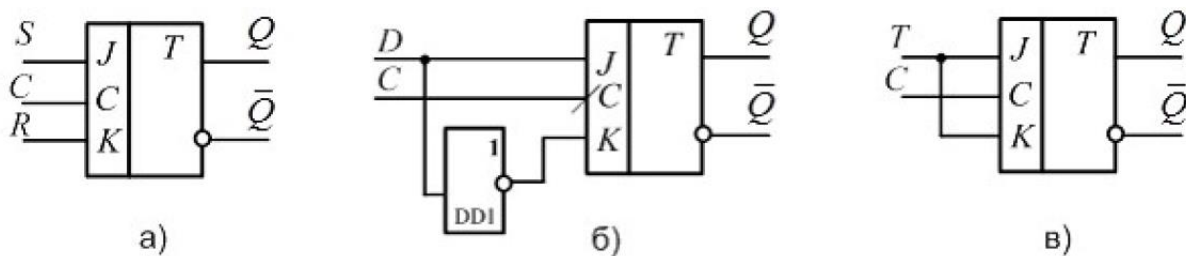


Рисунок 10.3 – Організація подавання вхідних сигналів для роботи *JK*-тригера в режимах: *RS*-тригера (а), *D*-тригера (б), *T*-тригера (в)

Лічильник – це послідовнісний функціональний вузол, створений із послідовно з'єднаних *T*-тригерів і призначений для лічби вхідних імпульсів. Вхідні імпульси можуть надходити на лічильник як періодично, так і довільно розподіленими у часі. Амплітуда і тривалість лічильних імпульсів мають задовольняти технічні вимоги для серій мікросхем, які використовуються. Розрядність лічильника n дорівнює числу *T*-тригерів. Кожний вхідний імпульс змінює стан лічильника, який зберігається до надходження наступного імпульсу. Значення виходів тригерів лічильника відображають результат лічби. По мірі надходження вхідних імпульсів лічильник послідовно перебирає свої стани у визначеному для даної схеми порядку. Довжина списку станів лічильника, що використовуються, називається модулем лічби.

Лічильники можуть бути з попереднім встановленням або без нього. Для попереднього встановлення початкового стану лічильника використовують спеціальні входи, а сама процедура встановлення здійснюється лише за наявності спеціального сигналу дозволу. Під час роботи лічильника входи попереднього встановлення блокуються і не впливають на лічбу. Лічильники з попереднім встановленням називають також програмованими.

Лічильник є одним з основних функціональних вузлів комп'ютера, а також різних цифрових керуючих та інформаційно-вимірювальних систем. Основне застосування лічильників: утворення послідовності адрес команд програми (лічильник команд або програмний лічильник); підрахунок числа циклів при виконанні операцій ділення, множення, зсуву (лічильник циклів); одержання сигналів мікрооперацій і синхронізації. Лічильники використовуються для побудови таймерів і в структурах аналого-цифрових перетворювачів. Цифрові пристрої, виконані за схемою лічильника, які мають один рахунковий вхід і один вихід, називаються дільниками частоти і використовуються в керованих генераторах частоти (синтезаторах).

Схема лічильник (умовне позначення) наведена на рисунку 10.4

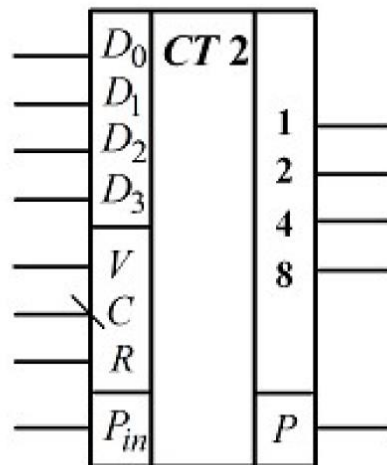


Рисунок 10.4 – Умовне зображення чотирирозрядного двійкового лічильника

Регістр – послідовний або паралельний логічний пристрій, який виконує функцію приймання, запам'ятовування і передавання інформації.

Інформація в регістрі зберігається за видом числа (слова), зображеного комбінацією сигналів 0 і 1. Кожному розряду числа, що записаний в регістр, відповідає свій розряд, побудований, як правило, на базі тригерів RS-, D- або JK-типу.

На регістрах можна виконувати операції перетворення інформації з одного виду на інший, наприклад, послідовного коду на паралельний. Регістри можуть використовуватися для виконання деяких логічних операцій, наприклад, логічне порозрядне множення.

Завдання до виконання

1. Запустити на виконання та розібрати роботу схеми, показаної на рисунку 10.5

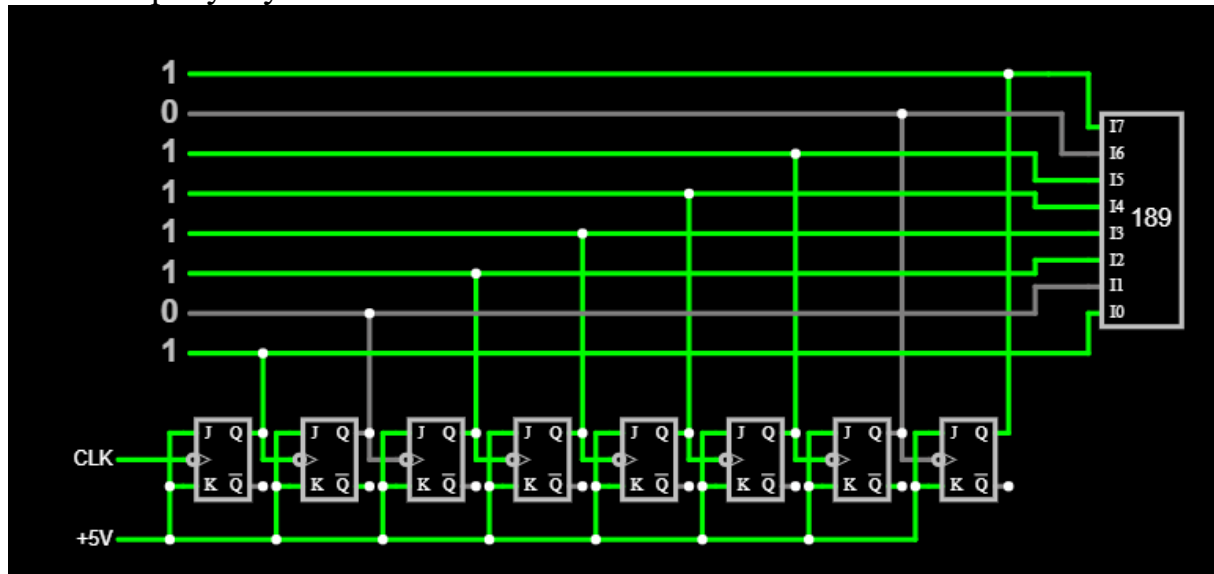


Рисунок 10.5 – 8-ми розрядний лічильник

2. Запустити на виконання та розібрати роботу схеми, показаної на рисунку 10.6

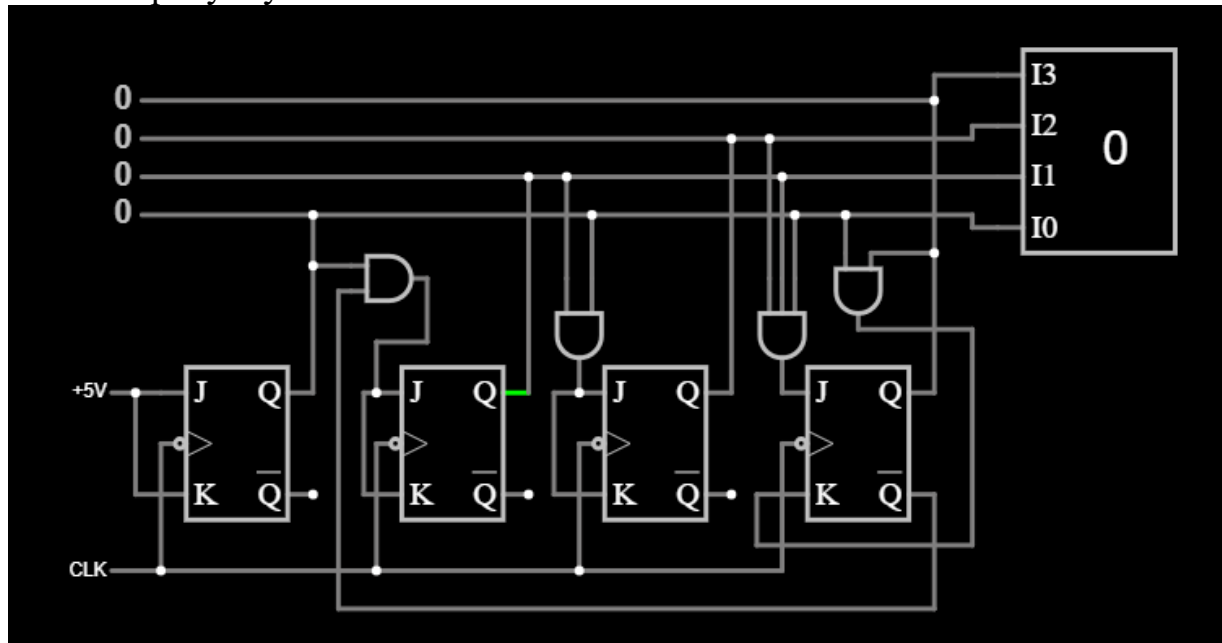


Рисунок 10.6 – Схема для досліджень

3. Розробити та змодельовати лічильник за модулем лічби згідно варіанту таблиця 10.1.

Таблиця 10.1 – Варіанти завдань

Варіант	Модуль лічби
1	20
2	5
3	6
4	7
5	9
6	11
7	12
8	13
9	14
10	17

Контрольні запитання

1. Таблиці істинності та позначення асинхронного та синхронного RS тригерів
2. D-тригер
3. JK –тригер
4. Що таке лічильники?
5. Що таке регістри?
6. Що таке модуль лічильника

ПЕРЕЛІК РЕКОМЕНДОВАНИХ ДЖЕРЕЛ

1. The electronic circuit simulation. URL: <https://www.falstad.com/circuit/circuitjs.html> (дата звернення 23.03.2025)
2. Roger Tokheim Digital electronics principles and Applications. URL: <https://www.williamle.com/staticstuff/Textbooks/Digital%20Electronics%2C%20Principles%20and%20Applications%20-%20Roger%20Tokheim.pdf> (дата звернення 23.03.2025)
3. Horowitz P. Hill W. The art of electronics/ third edition. URL: https://kolegite.com/EE_library/books_and_lectures/%D0%95%D0%BB%D0%B5%D0%BA%D1%82%D1%80%D0%BE%D0%BD%D0%B8%D0%BA%D0%B0/The%20Art%20of%20Electronics%203rd%20ed%20%5B2015%5D.pdf (дата звернення 23.03.2025)
4. Колонтаєвський Ю.П., Сосков А.Г. Промислова електроніка та мікросхемотехніка: теорія і практикум: Навч. посіб. 2-е вид. К.: Каравела. 2004. 432 с. URL: https://eprints.kname.edu.ua/11615/1/Electron_SE.pdf (дата звернення 23.03.2025)
5. Будіщев М. С. Електротехніка, електроніка та мікропроцесорна техніка. Підручник. Львів: Афіша. 2001. 424 с. URL: https://library.kre.dp.ua/Books/2-4%20kurs/%D0%95%D0%BB%D0%B5%D0%BA%D1%82%D1%80%D0%BE%D0%BD%D0%BD%D1%96%20%D0%BF%D1%80%D0%B8%D0%B%D0%B0%D0%B4%D0%B8%20%D1%82%D0%B0%20%D0%BC%D1%96%D0%BA%D1%80%D0%BE%D0%B5%D0%BB%D0%B5%D0%BA%D1%82%D1%80%D0%BE%D0%BD%D1%96%D0%BA%D0%B0/Budishev_Elektrotehnika_elektronika_ta_mikroprocessorna_tehnika_2001.pdf (дата звернення 23.03.2025)